

(11)特許出願公開番号

特開2002-211042

(P2002-211042A)

(43)公開日 平成14年7月31日(2002.7.31)

(51) Int.Cl.⁷

識別記号

FI

テ-マコ-ト* (参考)

B 4 1 J 2/515

H O 1 L 33/00

J 2C162

2/44

B 4 1 J 3/10

101A 5F041

2/45

3/21

L

2/455

L

H O 1 L 33/00

審査請求 未請求 請求項の数21 O.L (全 23 頁)

(21)出願番号

特願2001-15788(P2001-15788)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(71)出願人 000214892

鳥取三洋電機株式会社

鳥取県鳥取市南吉方3丁目201番地

(72)発明者 尾前 充弘

鳥取県鳥取市南百方3丁目201番地 鳥取

三洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

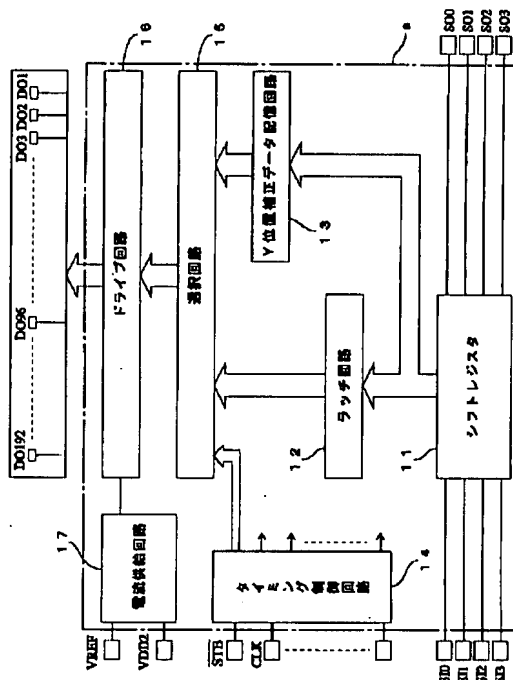
最終頁に続く

(54) 【発明の名称】 駆動用ＩＣ及び光プリントヘッド

(57) 【要約】

【課題】本発明は、光プリントヘッドの機械的又は光学的な曲がりによって生じる結像位置のずれを補正するための駆動用ＩＣ及びこの駆動用ＩＣを備えた光プリントヘッドを提供することを目的とする。

【解決手段】1ライン分のデータ信号を格納されるラッチ回路を5段備えたラッチ回路12より、各発光部を点灯させるためにドライブ回路16に出力されるデータ信号が、Y位置補正データ記憶回路13に格納された各発光部毎に9ビットの補正データ信号に応じて、選択回路15によって選択される。このようにして各発光部の点灯タイミングを調整して、直線性の良好な印字を行うことができる。



【特許請求の範囲】

【請求項1】 素子駆動用の駆動用ICにおいて、

1組のデータ信号群を構成するn個のデータ信号に基づいて、n個の素子を駆動させるための駆動信号を生成する駆動回路と、

x組の前記データ信号群それぞれが格納されるx段のラッチ回路と、

前記素子毎に対応するデータ信号を前記駆動回路へ送出するタイミングを設定するためのy個のストロブ信号を生成するストロブ制御回路と、

前記素子毎に対応するデータ信号を、前記x段のラッチ回路から選択し、n個のデータ信号によって1組のデータ信号群を形成するとともに、該1組のデータ信号群を構成する各データ信号を前記ストロブ制御回路から与えられる前記y個のストロブ信号に応じて前記駆動回路に送出する選択回路と、

を有することを特徴とする駆動用IC。

【請求項2】 前記n個のデータ信号がm個毎に入力された後、n個のデータ信号を並列的に1段目の前記ラッチ回路に送出するシフトレジスタを備えるとともに、前記x段の各ラッチ回路が、後段に接続されるラッチ回路に対して、n個のデータ信号を並列的に送出することを特徴とする請求項1に記載の駆動用IC。

【請求項3】 前記各素子の駆動タイミングを記憶する記憶回路を備えるとともに、

前記記憶回路に記憶された前記駆動タイミングに応じて、前記n個のデータ信号が前記x段のラッチ回路より選択され、該選択されたn個のデータ信号それぞれが前記駆動回路に送出されるタイミングが設定されることを特徴とする請求項1又は請求項2に記載の駆動用IC。

【請求項4】 前記n個の素子が発光素子を構成するn個の発光部であるとともに、該複数の発光部が一列に配されているとき、

前記選択回路において、前記n個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づいて、前記各発光部に対応するデータ信号が選択される前記ラッチ回路と前記駆動回路に送出されるタイミングとが設定されることを特徴とする請求項1～請求項3のいずれかに記載の駆動用IC。

【請求項5】 前記駆動用ICが光プリントヘッド内に備えられた前記発光素子の発光部を駆動するための駆動用ICであるとともに、

前記光プリントヘッドを使用したプリンタの印字方向を下側とし、前記複数の発光部の内、最も下側に位置する発光部の結像位置を基準位置としたとき、

前記印字方向において前記基準位置より離れた位置を結像位置とする発光部に対応したデータ信号ほど、後段のラッチ回路より選択されることを特徴とする請求項1～請求項4のいずれかに記載の駆動用IC。

【請求項6】 前記y個のストロブ信号が、印字ライ

ン周期毎に発生することを特徴とする請求項5に記載の駆動用IC。

【請求項7】 前記発光部の結像位置が、該結像位置より印字方向の下側に位置するとともに最も近い位置にある印字ラインに対してより離れた位置にある前記発光部ほど、前記印字ライン周期においてより遅いタイミングで発生される前記ストロブ信号に応じてデータ信号を前記駆動回路に送出して駆動することを特徴とする請求項6に記載の駆動用IC。

10 【請求項8】 n個の発光部を有する発光素子と、n個のデータ信号で構成されるx組のデータ信号群それぞれが格納されるx段のラッチ回路と、前記発光部毎に対応するデータ信号を前記x段のラッチ回路から選択するとともに選択したn個のデータ信号によって1組のデータ信号群を形成する選択回路と、該選択回路で選択されたデータ信号を一時記憶するとともに順に外部に出力するシフトレジスタと、を備える制御回路と、

20 制御回路から与えられる1組のデータ信号群を構成するn個のデータ信号に基づいて、n個の前記発光部を駆動させるための駆動信号を生成する駆動回路を備える駆動用ICと、

を有することを特徴とする光プリントヘッド。

【請求項9】 前記n個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づく前記各発光部の駆動タイミングが格納されるメモリを備え、前記制御回路に、前記メモリから読み出された前記駆動タイミングを記憶する記憶回路が設けられ、

30 前記制御回路において、前記記憶回路に記憶された前記駆動タイミングに応じて、前記n個のデータ信号が前記x段のラッチ回路より選択されることを特徴とする請求項8に記載の光プリントヘッド。

【請求項10】 前記光プリントヘッドを使用したプリンタの印字方向を下側とし、前記複数の発光部の内、最も下側に位置する発光部の結像位置を基準位置としたとき、

40 前記印字方向において前記基準位置より離れた位置を結像位置とする発光部に対応したデータ信号ほど、後段のラッチ回路より選択されるように前記駆動タイミングが設定されることを特徴とする請求項9に記載の光プリントヘッド。

【請求項11】 n個の発光部を有する発光素子と、1組のデータ信号群を構成するn個のデータ信号に基づいて、n個の前記発光部を駆動させるための駆動信号を生成する駆動回路と、前記発光部毎に対応するデータ信号を前記駆動回路へ送出するタイミングを設定するための印字ライン周期毎に発生するy個のストロブ信号を生成するストロブ制御回路と、前記1組のデータ信号群における前記発光部毎に対応するデータ信号を前記ストロブ制御回路から与えられる前記y個のストロブ信号に応じて前記駆動回路に送出する選択回路と、を備

える駆動用ICと、
を有することを特徴とする光プリントヘッド。

【請求項12】 前記n個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づく前記各発光部の駆動タイミングが格納されるメモリを備え、

前記駆動用ICに、前記メモリから読み出された前記駆動タイミングを記憶する記憶回路が設けられ、

前記駆動用ICにおいて、前記記憶回路に記憶された前記駆動タイミングに応じて、前記制御回路で選択されたn個のデータ信号それぞれが前記駆動回路に送出されるタイミングが設定されることを特徴とする請求項11に記載の光プリントヘッド。

【請求項13】 前記光プリントヘッドを使用したプリンタの印字方向を下側とし、前記複数の発光部の内、最も下側に位置する発光部の結像位置を基準位置としたとき、

前記発光部の結像位置が、前記基準位置に対してより離れた位置にある前記発光部ほど、前記印字ライン周期においてより遅いタイミングで発生される前記ストロブ信号に応じてデータ信号が前記駆動回路に送出されて駆動されるように駆動タイミングが設定されることを特徴とする請求項12に記載の光プリントヘッド。

【請求項14】 n個の発光部を有する発光素子と、1組のデータ信号群を構成するn個のデータ信号に基づいて、n個の前記発光部を駆動させるための駆動信号を生成する駆動回路と、x組の前記データ信号群それぞれが格納されるx段のラッチ回路と、前記発光部毎に対応するデータ信号を前記駆動回路へ送出するタイミングを設定するためのy個のストロブ信号を生成するストロブ制御回路と、前記発光部毎に対応するデータ信号を、前記x段のラッチ回路から選択し、n個のデータ信号によって1組のデータ信号群を形成するとともに、該1組のデータ信号群を構成する各データ信号を前記ストロブ制御回路から与えられる前記y個のストロブ信号に応じて前記駆動回路に送出する選択回路と、を備える駆動用ICと、

を有することを特徴とする光プリントヘッド。

【請求項15】 前記駆動用ICにおいて、前記n個のデータ信号がm個毎に入力された後、n個のデータ信号を並列的に1段目の前記ラッチ回路に送出するシフトレジスタが設けられるとともに、前記x段の各ラッチ回路が、後段に接続されるラッチ回路に対して、n個のデータ信号を並列的に送出することを特徴とする請求項14に記載の光プリントヘッド。

【請求項16】 前記n個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づく前記各発光部の駆動タイミングが格納されるメモリを備え、
前記駆動用ICにおいて、

前記メモリから読み出された前記駆動タイミングを記憶する記憶回路が設けられるとともに、

前記記憶回路に記憶された前記駆動タイミングに応じて、前記n個のデータ信号が前記x段のラッチ回路より選択され、該選択されたn個のデータ信号それぞれが前記駆動回路に送出されるタイミングが設定されることを特徴とする請求項14又は請求項15に記載の光プリントヘッド。

【請求項17】 n個の発光部を有する発光素子と、n個のデータ信号で構成されるx組のデータ信号群それぞれが格納されるx段のラッチ回路と、前記発光部毎に対応するデータ信号を前記x段のラッチ回路から選択するとともに選択したn個のデータ信号によって1組のデータ信号群を形成する第1選択回路と、該第1選択回路で選択されたデータ信号を一時記憶するとともに順に外部に出力する第1シフトレジスタと、を備える制御回路と、

1組のデータ信号群を構成するn個のデータ信号に基づいて、n個の前記発光部を駆動させるための駆動信号を生成する駆動回路と、前記発光部毎に対応するデータ信号を前記駆動回路へ送出するタイミングを設定するためのy個のストロブ信号を生成するストロブ制御回路と、前記制御回路から送出される前記発光部毎に対応するデータ信号を前記ストロブ制御回路から与えられる前記y個のストロブ信号に応じて前記駆動回路に送出する第2選択回路と、を備える駆動用ICと、
を有することを特徴とする光プリントヘッド。

【請求項18】 前記制御回路において、前記n個のデータ信号がm個毎に入力された後、n個のデータ信号を並列的に1段目の前記ラッチ回路に送出する第2シフトレジスタが設けられるとともに、前記x段の各ラッチ回路が、後段に接続されるラッチ回路に対して、n個のデータ信号を並列的に送出することを特徴とする請求項17に記載の光プリントヘッド。

【請求項19】 前記n個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づく前記各発光部の駆動タイミングが格納されるメモリを備え、

前記制御回路に、前記メモリから読み出された前記駆動タイミングを記憶する第1記憶回路が設けられ、
前記駆動用ICに、前記メモリから読み出された前記駆動タイミングを記憶する第2記憶回路が設けられ、
前記制御回路において、前記第1記憶回路に記憶された前記駆動タイミングに応じて、前記n個のデータ信号が前記x段のラッチ回路より選択され、
前記駆動用ICにおいて、前記第2記憶回路に記憶された前記駆動タイミングに応じて、前記制御回路で選択されたn個のデータ信号それぞれが前記駆動回路に送出されるタイミングが設定されることを特徴とする請求項17又は請求項18に記載の光プリントヘッド。

【請求項20】 前記光プリントヘッドを使用したプリンタの印字方向を下側とし、前記複数の発光部の内、最も下側に位置する発光部の結像位置を基準位置としたとき、

前記印字方向において前記基準位置より離れた位置を結像位置とする発光部に対応したデータ信号ほど、後段のラッチ回路より選択されるように前記駆動タイミングが設定されることを特徴とする請求項16又は請求項19に記載の光プリントヘッド。

【請求項21】 前記 y 個のストローク信号が、印字ライン周期毎に発生し、
前記発光部の結像位置が、該結像位置より印字方向の下側に位置するとともに最も近い位置にある印字ラインに対してより離れた位置にある前記発光部ほど、前記印字ライン周期においてより遅いタイミングで発生される前記ストローク信号に応じてデータ信号が前記駆動回路に送出されて駆動されることを特徴とする請求項20に記載の光プリントヘッド。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プリンタなどの記録ヘッドに用いられる光プリントヘッド及びこの光プリントヘッドに設けられた発光素子を駆動するための駆動用ICに係るもので、特にタンデム方式でカラー印字を行うプリンタに設けられる光プリントヘッド及びこの光プリントヘッドの発光素子を駆動するための駆動用ICに関する。

【0002】

【従来の技術】従来使用されている光プリントヘッドは、図13のように、複数の発光部（以下、本明細書内における「発光部」とは、請求の範囲における「素子」に相当する）で構成された発光素子と、データ信号を取り込むシフトレジスタ101と、シフトレジスタ101に取り込まれたデータ信号を並列に取り込むラッチ回路102と、発光素子を駆動するためのドライブ回路103と、ドライブ回路103に電流を供給するための電流供給回路104と、各部に所定のタイミング信号を供給するタイミング制御回路105とを備えた図14のような構成の複数の駆動用ICとを有する。今、光プリントヘッドに、図13のように、直列的に接続された26個の駆動用ICb1～b26と、この26個の駆動用ICb1～b26によって駆動される4992個の発光部#1～#4992とが設けられているものとして、簡単に、従来の光プリントヘッドについて説明する。

【0003】このような構成の光プリントヘッドにおいて、まず、駆動用ICbは、そのシフトレジスタ101内に、データ入力端子SIO～S13より入力される4ビットのデータ信号がクロックCLKに同期して取り込まれる。又、このシフトレジスタ101は、取り込んだ4ビットのデータ信号を、クロックCLKに同期してデ

ータ出力端子SO0～SO3から隣接した駆動用ICのデータ入力端子SIO～S13に対して出力する。

【0004】このとき、クロック入力端子CIより入力されるクロックCLKは、バッファを介してクロック出力端子COより出力され、隣接した駆動用ICのクロック入力端子CIに入力される。よって、図15のように、1248回目のクロックCLKが入力されたとき、26個の駆動用ICb1～b26のシフトレジスタ101には、4992個のデータ信号が $4 \times 48(192)$ 個毎、取り込まれる。

【0005】このように、4992個のデータ信号が取り込まれると、次に、ロード信号LOADが駆動用ICのロード信号入力端子LIに入力される。このロード信号LOADによって生成されるタイミング信号が、192ビットのラッチ回路102に与えられると、シフトレジスタ101に取り込まれた192個のデータ信号が格納される。

【0006】このとき、ロード信号入力端子LIより入力されるロード信号LOADは、バッファを介してロード信号出力端子LOより出力され、隣接した駆動用ICのロード信号入力端子LIに入力される。よって、図15のように、ロード信号LOADが入力されたとき、26個の駆動用ICb1～b26のシフトレジスタ101に取り込まれた各データ信号がラッチ回路102に格納される。

【0007】このように、駆動用ICb1～b26の各ラッチ回路102に192個ずつ格納された4992個のデータ信号に基づいて、ドライブ回路103がストローク信号STBがローとなる期間に電流を端子DO1～DO192へ流すことによって、発光部#1～#4992が駆動し、1ライン分の印字が行われる。このようにドライブ回路103が動作を行っている間、ロード信号LOADをローとし、再び、クロックCLKを与えることによって、次のラインの取り込みが行われる。

【0008】また、光プリントヘッドは、図1の上面図のように、複数の発光部で構成されるとともに中央部に配置された発光素子群1を覆うSLA (Self focusing Lens Array) 2と、SLA2を固定するためのレンズホルダ3と、発光素子群1内の発光素子を構成する複数の発光部の位置を決定するための位置決め用ピン4a、4bとを有する。よって、発光素子群1を構成する各発光部は、位置決め用ピン4a、4bによって結ばれる直線上に配置されるように位置決めされる。

【0009】

【発明が解決しようとする課題】このような光プリントヘッドが、従来より、プリンタなどに設けられることで、紙面への印字が行われているが、基板上に設けられる発光素子が配列されたLEDアレイの曲がりや、光プリントヘッドに設けられたレンズのレンズ光軸の曲がりや、このレンズ自身の曲がりによって、結像位置に曲が

りが生じてしまう。今、X方向に発光素子が配列される
とき、このX方向に対し垂直となる方向をY方向とす
ると、このY方向に曲がりが生じる。以下、このY方向へ
の曲がりを「Y曲がり」と呼ぶ。

【0010】このようなY曲がりは、例として、図16
及び図17のグラフに示されるような発光部のY方向に
おける結像位置のずれである。更に、この結像位置のず
れは、位置決めピン4a、4bによって結ばれる直線が
Y方向に対して斜めにずれることによっても発生する。

【0011】このY曲がりによる影響はカラー印字を行
うために複数の光プリントヘッドが設けられたタンデム
方式のプリンタなどにおいて、大きく印字の品位が低下
するという問題があった。又、このような印字の品位の
低下を抑制するために、光プリントヘッドの良否選択
や、レンズの調整及び良否選択などが必要となるため、
光プリントヘッドやこの光プリントヘッドが備えられる
プリンタに係るコストが大きくなる。

【0012】このような問題を鑑みて、本発明は、光プ
リントヘッドの機械的又は光学的な曲がりによって生じ
る結像位置のずれを補正するための駆動用IC及びこの
駆動用ICを備えた光プリントヘッドを提供することを
目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するた
めに、本発明の駆動用ICは、請求項1に記載するよう
に、素子駆動用の駆動用ICにおいて、1組のデータ信
号群を構成するn個のデータ信号に基づいて、n個の素
子を駆動させるための駆動信号を生成する駆動回路と、
x組の前記データ信号群それぞれが格納されるx段のラ
ッチ回路と、前記素子毎に対応するデータ信号を前記駆
動回路へ送出するタイミングを設定するためのy個のスト
ロープ信号を生成するストロープ制御回路と、前記素
子毎に対応するデータ信号を、前記x段のラッチ回路か
ら選択し、n個のデータ信号によって1組のデータ信号
群を形成するとともに、該1組のデータ信号群を構成す
る各データ信号を前記ストロープ制御回路から与えられ
る前記y個のストロープ信号に応じて前記駆動回路に送
出する選択回路と、を有することを特徴とする。

【0014】このような駆動用ICでは、n個のデータ
信号に基づいて、n個の素子を駆動するための駆動信号
を生成する際、各素子を正常に駆動させるために、x段
のラッチ回路に格納されたx組のデータ信号から各素子
毎に対応したn個のデータ信号が選択回路によって選択
されることで、1組のデータ信号群が得られる。この選
択回路で選択されて得た1組のデータ信号群を構成する
データ信号を、それぞれに対応されたストロープ信号に
応じて駆動回路に与えて駆動信号を生成し、出力するこ
とによって、各素子を正常に動作させることができる。
このとき生成される駆動信号は、各素子に対して1対1
となるような信号でも構わないし、時分割駆動させるた

めの信号でも構わない。

【0015】又、このような駆動用ICにおいて、請求
項2に記載するように、前記n個のデータ信号がm個毎
に入力された後、n個のデータ信号を並列的に1段目の
前記ラッチ回路に送出するシフトレジスタを備えるとと
もに、前記x段の各ラッチ回路が、後段に接続されるラ
ッチ回路に対して、n個のデータ信号を並列的に送出す
るようにしても構わない。このとき、シフトレジスタ
を、1ビット毎にデータ信号が時系列的に入力されるも
のとしても構わないし、複数ビット毎にデータ信号が入
力されるものとしても構わない。

【0016】又、請求項3に記載するように、前記各素
子の駆動タイミングを記憶する記憶回路を備えるととも
に、前記記憶回路に記憶された前記駆動タイミングに応
じて、前記n個のデータ信号が前記x段のラッチ回路よ
り選択され、該選択されたn個のデータ信号それぞれが
前記駆動回路に送出されるタイミングが設定される。こ
のとき、例えば、その駆動タイミングが遅く設定された
素子ほど後段のラッチ回路よりデータ信号を選択するよ
うにすることができ、又、更に、選択されたデータ信号
の内、その駆動タイミングが遅く設定された素子ほど遅
いタイミングで発生されるストロープ信号に応じて動作
させることができる。

【0017】又、請求項4に記載するように、前記n個
の素子が発光素子を構成するn個の発光部であるるとと
もに、該複数の発光部が一列に配されているとき、前記選
択回路において、前記n個の発光部の配列方向に対して
垂直な方向における前記各発光部の結像位置に基づい
て、前記各発光部に対応するデータ信号が選択されるよ
うにしても構わない。よって、機械的又は光学的な要因
による各発光部の結像位置のY曲がりを補正して、直線
性を改善することができる。

【0018】又、請求項5に記載するように、前記駆動
用ICが光プリントヘッド内に備えられた前記発光素子
の発光部を駆動するための駆動用ICであるとともに、
前記光プリントヘッドを使用したプリンタの印字方向を
下側とし、前記複数の発光部の内、最も下側に位置する
発光部の結像位置を基準位置としたとき、前記印字方向
において前記基準位置より離れた位置を結像位置とする
発光部に対応したデータ信号ほど、後段のラッチ回路よ
り選択されるようにしても構わない。

【0019】このとき、例えば、発光部が一回点灯する
毎に、ラッチ回路内のデータ信号が後段のラッチ回路に
遷移するようにして1ライン毎の補正を行う場合、一回
目の点灯時には、1ライン目のデータ信号の内、その結
像位置が基準位置となる発光部に対応するデータ信号が
選択される。そして、2回目の点灯時には、1ライン目
のデータ信号の内、その結像位置が基準位置から1ライ
ン分ずれた位置となる発光部に対応するデータ信号と、
2ライン目のデータ信号の内、その結像位置が基準位置

となる発光部に対応するデータ信号が選択される。このような動作が繰り返し行われることによって、結像位置のずれによるY曲がりの発生を抑え、直線性を改善することができる。

【0020】又、請求項6に記載するように、前記y個のストロブ信号が、印字ライン周期毎に発生するようにして、各発光部の発光タイミングをずらすことによって、より高精度なY曲がり補正を行うことができる。このとき、請求項7に記載するように、前記発光部の結像位置が、該結像位置より印字方向の下側に位置するとともに最も近い位置にある印字ラインに対してより離れた位置にある前記発光部ほど、前記印字ライン周期においてより遅いタイミングで発生される前記ストロブ信号に応じてデータ信号を前記駆動回路に送出して駆動することで、より高い精度で、直線性を改善することができる。

【0021】請求項8に記載の光プリントヘッドは、n個の発光部を有する発光素子と、n個のデータ信号で構成されるx組のデータ信号群それぞれが格納されるx段のラッチ回路と、前記発光部毎に対応するデータ信号を前記x段のラッチ回路から選択するとともに選択したn個のデータ信号によって1組のデータ信号群を形成する選択回路と、該選択回路で選択されたデータ信号を一時記憶するとともに順に外部に出力するシフトレジスタと、を備える制御回路と、制御回路から与えられる1組のデータ信号群を構成するn個のデータ信号に基づいて、n個の前記発光部を駆動させるための駆動信号を生成する駆動回路を備える駆動用ICと、を有することを特徴とする。

【0022】このような光プリントヘッドにおいて、制御回路で、各発光部の印字ライン毎のY方向の結像位置のずれを補正することができるため、駆動用ICを従来のものとしても、Y曲がり補正された印字を行うことができる。

【0023】又、請求項9に記載するように、前記n個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づく前記各発光部の駆動タイミングが格納されるメモリを備え、前記制御回路に、前記メモリから読み出された前記駆動タイミングを記憶する記憶回路が設けられ、前記制御回路において、前記記憶回路に記憶された前記駆動タイミングに応じて、前記n個のデータ信号が前記x段のラッチ回路より選択されるようにしても構わない。

【0024】更に、請求項10に記載するように、前記光プリントヘッドを使用したプリンタの印字方向を下側とし、前記複数の発光部の内、最も下側に位置する発光部の結像位置を基準位置としたとき、前記印字方向において前記基準位置より離れた位置を結像位置とする発光部に対応したデータ信号ほど、後段のラッチ回路より選択されるように前記駆動タイミングが設定されるように

しても構わない。

【0025】請求項11に記載の光プリントヘッドは、n個の発光部を有する発光素子と、1組のデータ信号群を構成するn個のデータ信号に基づいて、n個の前記発光部を駆動させるための駆動信号を生成する駆動回路と、前記発光部毎に対応するデータ信号を前記駆動回路へ送出するタイミングを設定するための印字ライン周期毎に発生するy個のストロブ信号を生成するストロブ制御回路と、前記1組のデータ信号群における前記発光部毎に対応するデータ信号を前記ストロブ制御回路から与えられる前記y個のストロブ信号に応じて前記駆動回路に送出する選択回路と、を備える駆動用ICと、を有することを特徴とする。

【0026】このような光プリントヘッドにおいて、駆動用ICで、印字ライン周期毎に、各発光部の発光タイミングをそのY方向の結像位置のずれに応じたタイミングで設定することによって、Y方向の結像位置のずれを補正することができるため、Y曲がり補正された印字を行うことができる。

【0027】又、請求項12に記載するように、前記n個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づく前記各発光部の駆動タイミングが格納されるメモリを備え、前記駆動用ICに、前記メモリから読み出された前記駆動タイミングを記憶する記憶回路が設けられ、前記駆動用ICにおいて、前記記憶回路に記憶された前記駆動タイミングに応じて、前記制御回路で選択されたn個のデータ信号それぞれが前記駆動回路に送出されるタイミングが設定されるようにしても構わない。

【0028】更に、請求項13に記載するように、前記光プリントヘッドを使用したプリンタの印字方向を下側とし、前記複数の発光部の内、最も下側に位置する発光部の結像位置を基準位置としたとき、前記発光部の結像位置が、前記基準位置に対してより離れた位置にある前記発光部ほど、前記印字ライン周期においてより遅いタイミングで発生される前記ストロブ信号に応じてデータ信号が前記駆動回路に送出されて駆動されるように駆動タイミングが設定されるようにしても構わない。

【0029】請求項14に記載の光プリントヘッドは、n個の発光部を有する発光素子と、1組のデータ信号群を構成するn個のデータ信号に基づいて、n個の前記発光部を駆動させるための駆動信号を生成する駆動回路と、x組の前記データ信号群それぞれが格納されるx段のラッチ回路と、前記発光部毎に対応するデータ信号を前記駆動回路へ送出するタイミングを設定するためのy個のストロブ信号を生成するストロブ制御回路と、前記発光部毎に対応するデータ信号を、前記x段のラッチ回路から選択し、n個のデータ信号によって1組のデータ信号群を形成するとともに、該1組のデータ信号群を構成する各データ信号を前記ストロブ制御回路から

与えられる前記 y 個のストロープ信号に応じて前記駆動回路に送出する選択回路と、を備える駆動用ICと、を有することを特徴とする。

【0030】このような光プリントヘッドにおいて、請求項15に記載するように、前記駆動用ICにおいて、前記 n 個のデータ信号が m 個毎に入力された後、 n 個のデータ信号を並列的に1段目の前記ラッチ回路に送出するシフトレジスタが設けられるとともに、前記 x 段の各ラッチ回路が、後段に接続されるラッチ回路に対して、 n 個のデータ信号を並列的に送出するようにしても構わない。

【0031】又、請求項16に記載するように、前記 n 個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づく前記各発光部の駆動タイミングが格納されるメモリを備え、前記駆動用ICにおいて、前記メモリから読み出された前記駆動タイミングを記憶する記憶回路が設けられるとともに、前記記憶回路に記憶された前記駆動タイミングに応じて、前記 n 個のデータ信号が前記 x 段のラッチ回路より選択され、該選択された n 個のデータ信号それぞれが前記駆動回路に送出されるタイミングが設定されるようにしても構わない。

【0032】このようにすることで、フラッシュメモリなどの不揮発性のメモリに格納された駆動タイミングを、電源投入時などの設定変更時に、駆動用IC内の記憶回路に書き込むことによって、初期設定を行うことができる。

【0033】請求項17に記載の光プリントヘッドは、 n 個の発光部を有する発光素子と、 n 個のデータ信号で構成される x 組のデータ信号群それぞれが格納される x 段のラッチ回路と、前記発光部毎に対応するデータ信号を前記 x 段のラッチ回路から選択するとともに選択した n 個のデータ信号によって1組のデータ信号群を形成する第1選択回路と、該第1選択回路で選択されたデータ信号を一時記憶するとともに順に外部に出力する第1シフトレジスタと、を備える制御回路と、1組のデータ信号群を構成する n 個のデータ信号に基づいて、 n 個の前記発光部を駆動させるための駆動信号を生成する駆動回路と、前記発光部毎に対応するデータ信号を前記駆動回路へ送出するタイミングを設定するための y 個のストロープ信号を生成するストロープ制御回路と、前記制御回路から送出される前記発光部毎に対応するデータ信号を前記ストロープ制御回路から与えられる前記 y 個のストロープ信号に応じて前記駆動回路に送出する第2選択回路と、を備える駆動用ICと、を有することを特徴とする。

【0034】このような光プリントヘッドにおいて、まず、制御回路で印字ライン毎の粗めのY曲がり補正が行われる。このように粗めのY曲がり補正が施されたデータ信号が駆動用ICに与えられると、駆動用ICにおい

て、各発光部に与えるデータ信号の印字ライン周期内におけるタイミングの微調整が行われる。よって、駆動用ICにおいて、更に精度の高いY曲がり補正が施される。

【0035】請求項18に記載するように、前記制御回路において、前記 n 個のデータ信号が m 個毎に入力された後、 n 個のデータ信号を並列的に1段目の前記ラッチ回路に送出する第2シフトレジスタが設けられるとともに、前記 x 段の各ラッチ回路が、後段に接続されるラッチ回路に対して、 n 個のデータ信号を並列的に送出するようにしても構わない。

【0036】請求項19に記載するように、前記 n 個の発光部の配列方向に対して垂直な方向における前記各発光部の結像位置に基づく前記各発光部の駆動タイミングが格納されるメモリを備え、前記制御回路に、前記メモリから読み出された前記駆動タイミングを記憶する第1記憶回路が設けられ、前記駆動用ICに、前記メモリから読み出された前記駆動タイミングを記憶する第2記憶回路が設けられ、前記制御回路において、前記第1記憶回路に記憶された前記駆動タイミングに応じて、前記 n 個のデータ信号が前記 x 段のラッチ回路より選択され、前記駆動用ICにおいて、前記第2記憶回路に記憶された前記駆動タイミングに応じて、前記制御回路で選択された n 個のデータ信号それぞれが前記駆動回路に送出されるタイミングが設定されるようにしても構わない。

【0037】このようにすることで、フラッシュメモリなどの不揮発性のメモリに格納された駆動タイミングを、電源投入時などの設定変更時に、制御回路内の第1記憶回路及び駆動用IC内の第2記憶回路に書き込むことによって、初期設定を行うことができる。

【0038】又、請求項20に記載するように、前記光プリントヘッドを使用したプリンタの印字方向を下側とし、前記複数の発光部の内、最も下側に位置する発光部の結像位置を基準位置としたとき、前記印字方向において前記基準位置より離れた位置を結像位置とする発光部に対応したデータ信号ほど、後段のラッチ回路より選択されるように前記駆動タイミングが設定されるようにすることで、結像位置のずれによるY曲がりの発生を抑え、直線性を改善することができる。

【0039】請求項21に記載するように、前記 y 個のストロープ信号が、印字ライン周期毎に発生し、前記発光部の結像位置が、該結像位置より印字方向の下側に位置するとともに最も近い位置にある印字ラインに対してより離れた位置にある前記発光部ほど、前記印字ライン周期においてより遅いタイミングで発生される前記ストロープ信号に応じてデータ信号が前記駆動回路に送出されて駆動されることで、より高い精度で直線性を改善することができる。

【0040】

【発明の実施の形態】以下に、本発明の実施の形態につ

いて、図面を参照して説明する。図1及び図2で示される構成は、後述する各実施の形態において、共通の構成である。そして、図1のように、発光部1、SLA2、レンズホルダ3、及び位置決めピン4a、4bを有する光プリントヘッドは、図2のブロック図で表されるような内部構成となる。

【0041】図2のように、本実施形態の光プリントヘッドにおいて、発光素子群1が4992個の発光部#1～#4992で構成され、この発光部#1～#4992を192個毎に駆動させるための26個の駆動用ICa 1～ICa 26が設けられる。また、発光部#1～#4992のY方向の位置ずれに関するデータを格納するフラッシュメモリなどで構成されたメモリ5とを有する。又、メモリ5へのデータの読み出し及び書き込みや駆動用ICa 1～ICa 26にデータを与えて動作制御を行う制御回路6を付け加えても良い。尚、以下の各実施形態では、駆動用ICが26個で、又、発光部が4992個で構成されるものを一例に挙げて説明する。

【0042】このような光プリントヘッドにおける駆動用ICa (図2の駆動用ICa 1～ICa 26に相当する)は、図3のブロック図のように、データ入力端子S I 0～S I 3より入力される4ビットのデータ信号を取り込む192ビットのシフトレジスタ11と、シフトレジスタ11で取り込まれたデータ信号を192ビット単位毎に並列に取り込むラッチ回路12と、Y方向の補正を行うための192組の補正データを格納するY位置補正データ記憶回路13とを有する。

【0043】又、駆動用ICaは、各部に所定のタイミング信号を供給するタイミング制御回路14と、ラッチ回路12に格納されたデータ信号をY位置補正データ記憶回路13に格納された補正データに応じて選択する選択回路15と、選択回路15で選択されたデータ信号に応じて出力端子D O 1～D O 192に駆動信号を出力するドライブ回路16と、ドライブ回路16に定電流を供給する電流供給回路17とを有する。

【0044】このように構成される光プリントヘッドの詳細な構成及び動作について、以下に示す各実施の形態において、説明する。

<第1の実施の形態>本発明の第1の実施の形態について、図面を参照して説明する。図4は、本実施形態における光プリントヘッドに設けられた駆動用ICの内部構成を示すブロック回路図である。

【0045】本実施形態では、上述したように駆動用ICaが図3のように構成されるとき、ラッチ回路12は、192ビットの構成のラッチ回路をシリアルに5段階接続された構成とされるとともに、ラッチ回路12内の各段のラッチ回路には、シフトレジスタ11又は前段のラッチ回路より出力される192ビットのデータ信号がパラレルに入力される。又、ラッチ回路12内の各段のラッチ回路より出力される192ビットのデータ信号が

選択回路15に与えられる。

【0046】そして、選択回路15では、ラッチ回路12より与えられる192×5ビットのデータ信号から、Y位置補正データ記憶回路より与えられる192×9ビットの補正データの内の192×5ビットの補正データに応じて選択した192ビットのデータ信号を、残りの192×4ビットの補正データで選択したタイミング制御回路14より供給される内部ストロブ信号STB 1～STB 4に応じてドライブ回路16に出力する。

【0047】Y位置補正データ記憶回路13は、9ビットで構成される補正データを、データ信号に対応して192個記憶することができるように、例えば、192×9ビットのラッチ回路で構成することができる。そして、Y位置補正データ記憶回路13への補正データの書き込みは、シフトレジスタ11から並列に供給される192個単位の信号に基づいて、前もって行うことができる。

【0048】即ち、メモリ5内に格納された補正データが、プリンタ本体の制御回路又はプリントヘッド内の制御回路6により読み出されて駆動用ICaに与えられるとき、Y位置補正データ記憶回路13のみを書き込み状態としてシフトレジスタ11を介して補正データの各ビットを記憶する作業を9回繰り返すことによって書き込まれる。

【0049】以下に図4を参照して、このように構成される駆動用ICaの詳細な構成について説明する。尚、図4は、説明を簡単にするために出力端子D O 1に基づいた回路ブロック図を示し、他の出力端子D O 2～D O 192については同様となるため省略する。

【0050】ラッチ回路12は、192ビットのデータ信号を格納することができるラッチ回路12a～12eを有し、ラッチ回路12aにシフトレジスタ11に格納された192ビットのデータ信号が、ラッチ回路12bにラッチ回路12aに格納された192ビットのデータ信号が、ラッチ回路12cにラッチ回路12bに格納された192ビットのデータ信号が、ラッチ回路12dにラッチ回路12cに格納された192ビットのデータ信号が、ラッチ回路12eにラッチ回路12dに格納された192ビットのデータ信号が、ロード信号LOADに応じてそれぞれ与えられる。

【0051】又、このラッチ回路12a～12eのそれぞれに格納された192×5ビットのデータ信号が、ロード信号LOADに応じて、選択回路15に同時に送出される。このように192×5ビットのデータ信号が与えられる選択回路15は、出力端子D O 1～D O 192のそれぞれに与えるための192ビットのデータ信号を選択するために、5つのANDゲートG 1～G 5と1つのORゲートG 6で構成されたゲート回路及び4つのANDゲートG 11～G 14と1つのORゲートG 15で構成されたゲート回路がそれぞれ192組構成される。

【0052】この選択回路15は、ストローブ制御回路18で生成された内部ストローブ信号STB1～STB4のいずれか1つの信号に応じてドライブ回路16にデータ信号を送出するために、ORゲートG6、G15それぞれからの出力が入力されるANDゲートG7を192個有する。又、ドライブ回路16は、電流供給回路17より供給される電流を増幅して出力端子DO1～DO192それぞれに供給する192個の電流増幅器16aによって構成される。

【0053】又、ストローブ制御回路18は、図5に波形を示すように、外部ストローブ信号（反転STB）によって規定される期間を複数の期間に分割するための内部ストローブ信号STB1～STB4を生成するための回路で、例えば図6に示すように、2つのフリップフロップFF1、FF2と、複数（4つ）の論理ゲート回路Ga～Gdを組み合わせたカウンタによって構成することができる。

【0054】具体的には、JKフリップフロップFF1の入力端子J、Kにハイである電源電圧VDD1が入力される。クロック入力端子CLKには、インバータ35によって外部ストローブ信号（反転STB）が反転されて入力される。フリップフロップFF1の出力端子Qより信号QAが出力され、出力端子（反転Q）より信号Qaが出力される。JKフリップフロップFF2の入力端子J、Kに信号QAが入力され、クロック入力端子CLKにストローブ信号STBが入力される。フリップフロップFF2の出力端子Qより信号QBが出力され、出力端子反（反転Q）より信号Qbが出力される。

【0055】論理ゲート回路Gaは信号QAと信号Qbとストローブ信号STBの論理積をとって内部ストローブ信号STB1を出力する。論理ゲート回路Gbは信号Qaと信号QBとストローブ信号STBの論理積をとって内部ストローブ信号STB2を出力する。論理ゲート回路Gcは信号QAと信号QBとストローブ信号STBの論理積をとって内部ストローブ信号STB3を出力する。論理ゲート回路Gdは信号Qaと信号Qbとストローブ信号STBの論理積をとって内部ストローブ信号STB4を出力する。尚、フリップフロップFF1、FF2のリセット入力端子Rはリセット信号としてロード信号LOADが入力される。

【0056】このように、ストローブ制御信号発生回路14は1つの外部ストローブ信号（反転STB）に基づいて4つの内部ストローブ信号STB1～STB4を生成する。すなわち、内部ストローブ信号の数よりも少数の信号線を用いて制御信号（外部ストローブ信号）を供給するので、外部と接続する制御信号の端子の数を削減してICの小型化を図ることができるとともに、ワイヤボンダ配線などの外部配線数を削減することができる。

【0057】ここで、出力端子DO1に基づいて説明すると、Y位置補正データ記憶回路13より出力される5

ビットの補正データda～deがそれぞれ、5つのANDゲートG1～G5に入力される。又、このANDゲートG1～G5には、ラッチ回路12a～12eからの出力端子DO1に与えるためのデータ信号が1ビット毎に入力される。ORゲートG6には、ANDゲートG1～G5からの出力が入力され、補正データda～deの内、ハイとなる補正データが入力されたANDゲートからの出力がORゲートG6の出力となる。

【0058】又、Y位置補正データ記憶回路13より出力される4ビットの補正データta～tdがそれぞれ、4つのANDゲートG11～G14に入力される。そして、このANDゲートG11～G14には、ストローブ制御回路18で生成された内部ストローブ信号STB1～STB4がそれぞれ入力される。ORゲートG15には、ANDゲートG11～G14からの出力が入力され、補正データta～tdの内、ハイとなる補正データが入力されたANDゲートからの出力がORゲートG15の出力となる。そして、ORゲートG6、G15それぞれの出力がANDゲートG7に与えられ、補正データda～deによって選択されたデータ信号が、補正データta～tdによって選択された内部ストローブ信号STB1～STB4に応じて、ANDゲートG7を介して電流増幅回路16aに送出される。

【0059】シフトレジスタ11より出力されるデータ信号は、4ビット毎に、データ信号出力端子SO0～SO3より出力されて、隣接する駆動用ICaの入力端子SI0～SI3に入力される。又、クロック入力端子CIに入力されるクロックCLKがバッファB1を介してクロック出力端子COより出力されて、隣接する駆動用ICaのクロック入力端子CIに入力される。ロード信号入力端子LIに入力されるロード信号LOADは、バッファB2を介してロード信号出力端子LOより出力されて、隣接する駆動用ICaのロード信号入力端子LIに入力される。

【0060】このように構成される駆動用ICa1～ICa26が設けられた光プリントヘッドの動作について、図7及び図8を参照して説明する。図7は、発光部のY方向の結像位置と補正後の印字イメージを示す図であり、又、図8は、駆動用ICの動作を示すタイミングチャートである。

【0061】まず、図7を参照して、簡単に説明する。尚、図7は、説明を簡単にするために、発光部数を17ドットとして説明する。又、紙送り方向（印字方向と反対の方向となる）を図7の矢印の方向とする。このとき、まず、各発光部#1～#17の結像位置を、CCD（Charge Coupled Device）による位置計測や印字された直線の曲がりの計測などを用いて確認する。そして、このとき確認された各発光部#1～#17の結像位置から、各発光部#1～#17の点灯タイミングを表す補正データda～de、ta～tdを設定する。そして、設

定された補正データda~de, ta~tdが制御回路6によってメモリ5に書き込まれる。

【0062】即ち、まず、図7(a)のように発光部#1~#17それぞれの結像位置が確認されるとともに、発光部#1~#17の内その結像位置が最下部となる発光部#17が基準位置となると、図7(b)のように、発光部#15~#17に対して補正データdaが、発光部#1, #2, #13, #14に対して補正データdbが、発光部#3, #4, #11, #12に対して補正データdcが、発光部#5~#7, #9, #10に対して補正データddが、発光部#8に対して補正データdeが、それぞれ設定されてメモリ5に格納される。

【0063】この補正データda~deは、それぞれ、結像位置が基準位置付近であるものに対してdaが、結像位置が基準位置より略1ライン分紙送り方向にずれた位置であるものに対してdbが、結像位置が基準位置より略2ライン分紙送り方向にずれた位置であるものに対してdcが、結像位置が基準位置より略3ライン分紙送り方向にずれた位置であるものに対してddが、結像位置が基準位置より略4ライン分紙送り方向にずれた位置であるものに対してdeが与えられるようにして、設定される。

【0064】このように設定されたライン毎のY位置補正を行うための補正データda~deを用いてY位置補正が行われると、図7(a)のように確認される発光部#1~#17の結像位置が、図7(c)のように補正される。しかしながら、図7(c)から明らかなように、ライン毎のY位置補正を行っても、まだ、基準位置における各発光部の結像位置のずれが完全に解消されていない。そこで、更に、基準位置と基準位置より略1ライン分紙送り方向にずれた位置との間を4領域に分け、各領域毎の結像位置のずれに対するY位置補正を行うための補正データta~tdが設定される。尚、各ライン間の幅をLとする。

【0065】即ち、図7(d)のように、発光部#1, #3, #5, #8, #10, #12, #14, #17に対して補正データtaが、発光部#6, #16に対して補正データtbが、発光部#2, #4, #9, #11, #13に対して補正データtcが、発光部#7, #15に対して補正データtdが、それぞれ設定されてメモリ5に格納される。

【0066】この補正データta~tdは、結像位置が基準位置付近であるものに対して補正データtaが、結像位置が基準位置より略(1/4)L紙送り方向にずれた位置であるものに対して補正データtbが、結像位置が基準位置より略(1/2)L紙送り方向にずれた位置であるものに対して補正データtcが、結像位置が基準位置より略(3/4)L紙送り方向にずれた位置であるものに対して補正データtdが与えられるようにして設定される。

【0067】例えば、電源投入されたときなどにおいて、このようにメモリ5に格納された各発光部#1~#17に対する補正データda~de, ta~tdが、プリンタ本体の制御回路又はプリントヘッド内の制御回路6によって読み出されて、駆動用ICaに与えられて、シフトレジスタ11を介してY位置補正データ記憶回路13に格納される。

【0068】そして、まず、ラッチ回路12aに格納されたデータ信号が、補正データdaが与えられる出力端子DO15~DO17のそれぞれに対して設けられたANDゲートG1及びORゲートG6を介して、ANDゲートG7に与えられる。このとき、ストロブ制御回路18より内部ストロブ信号STB1が送出されると、補正データtaが与えられる出力端子DO17に設けられたANDゲートG11の出力がHIとなり、このANDゲートG11の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO17に対して設けられた電流増幅回路16aに、ラッチ回路12aに格納されたデータ信号が与えられ、発光部#17に電流供給されて、基準位置付近の印字が行われる。

【0069】又、ストロブ制御回路18より内部ストロブ信号STB2が送出されると、補正データtbが与えられる出力端子DO16に設けられたANDゲートG12の出力がHIとなり、このANDゲートG12の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO16に対して設けられた電流増幅回路16aに、ラッチ回路12aに格納されたデータ信号が与えられ、発光部#16に電流供給されて、基準位置から(1/4)Lずれた位置の印字が行われる。

【0070】更に、ストロブ制御回路18より内部ストロブ信号STB3が送出された後に内部ストロブ信号STB4が送出されると、補正データtdが与えられる出力端子DO15に設けられたANDゲートG14の出力がHIとなり、このANDゲートG14の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO15に対して設けられた電流増幅回路16aに、ラッチ回路12aに格納されたデータ信号が与えられ、発光部#15に電流供給されて、基準位置から(3/4)Lずれた位置の印字が行われる。このラインの印字が終了すると、ラッチ回路12aに格納されたデータ信号がラッチ回路12bに格納される。

【0071】次に、基準位置から1ラインずれた位置の印字が行われるとき、ラッチ回路12bに格納されたデータ信号が、補正データdbが与えられる出力端子DO1, DO2, DO13, DO14のそれぞれに対して設けられたANDゲートG2及びORゲートG6を介して、ANDゲートG7に与えられる。このとき、ストロ

ープ制御回路18より内部ストロブ信号STB1が送出されると、補正データaが与えられる出力端子DO1、DO14に設けられたANDゲートG11の出力がHIとなり、このANDゲートG11の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO1、DO14に対して設けられた電流増幅回路16aに、ラッチ回路12bに格納されたデータ信号が与えられ、発光部#1、#14に電流供給されて、1ラインずれた位置の印字が行われる。

【0072】又、ストロブ制御回路18より内部ストロブ信号STB2が送出された後に内部ストロブ信号STB3が送出されると、補正データcが与えられる出力端子DO2、DO13それぞれに設けられたANDゲートG13の出力がHIとなり、このANDゲートG13の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO2、DO13に対して設けられた電流増幅回路16aに、ラッチ回路12bに格納されたデータ信号が与えられ、発光部#2、#13に電流供給されて、1ラインずれた位置から更に(1/2)Lずれた位置の印字が行われる。

【0073】更に、ストロブ制御回路18より内部ストロブ信号STB4が送出されて、このラインの印字が終了すると、ラッチ回路12bに格納されたデータ信号がラッチ回路12cに格納される。

【0074】次に、基準位置から2ラインずれた位置の印字が行われるとき、ラッチ回路12cに格納されたデータ信号が、補正データdが与えられる出力端子DO3、DO4、DO11、DO12のそれぞれに対して設けられたANDゲートG3及びORゲートG6を介して、ANDゲートG7に与えられる。このとき、ストロブ制御回路18より内部ストロブ信号STB1が送出されると、補正データaが与えられる出力端子DO3、DO12に設けられたANDゲートG11の出力がHIとなり、このANDゲートG11の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO3、DO12に対して設けられた電流増幅回路16aに、ラッチ回路12cに格納されたデータ信号が与えられ、発光部#3、#12に電流供給されて、2ラインずれた位置の印字が行われる。

【0075】又、ストロブ制御回路18より内部ストロブ信号STB2が送出された後に内部ストロブ信号STB3が送出されると、補正データcが与えられる出力端子DO4、DO11それぞれに設けられたANDゲートG13の出力がHIとなり、このANDゲートG13の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO4、DO11に対して設けられた電流増幅回路16aに、ラッチ回路12cに格納されたデータ信号が与えられ、発光部#4、#11に電流供給されて、2ラインずれた位置から更に(1/2)Lずれた位置の印字が行われる。

【0076】更に、ストロブ制御回路18より内部ストロブ信号STB4が送出されて、このラインの印字が終了すると、ラッチ回路12cに格納されたデータ信号がラッチ回路12dに格納される。

【0077】次に、基準位置から3ラインずれた位置の印字が行われるとき、ラッチ回路12dに格納されたデータ信号が、補正データdが与えられる出力端子DO5~DO7、DO9、DO10のそれぞれに対して設けられたANDゲートG4及びORゲートG6を介して、ANDゲートG7に与えられる。このとき、ストロブ制御回路18より内部ストロブ信号STB1が送出されると、補正データaが与えられる出力端子DO5、DO10に設けられたANDゲートG11の出力がHIとなり、このANDゲートG11の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO5、DO10に対して設けられた電流増幅回路16aに、ラッチ回路12dに格納されたデータ信号が与えられ、発光部#5、#10に電流供給されて、3ラインずれた位置の印字が行われる。

【0078】又、ストロブ制御回路18より内部ストロブ信号STB2が送出されると、補正データbが与えられる出力端子DO6に設けられたANDゲートG12の出力がHIとなり、このANDゲートG12の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO6に対して設けられた電流増幅回路16aに、ラッチ回路12dに格納されたデータ信号が与えられ、発光部#6に電流供給されて、3ラインずれた位置から更に(1/4)Lずれた位置の印字が行われる。

【0079】又、ストロブ制御回路18より内部ストロブ信号STB3が送出されると、補正データcが与えられる出力端子DO9に設けられたANDゲートG13の出力がHIとなり、このANDゲートG13の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO9に対して設けられた電流増幅回路16aに、ラッチ回路12dに格納されたデータ信号が与えられ、発光部#9に電流供給されて、3ラインずれた位置から更に(1/2)Lずれた位置の印字が行われる。

【0080】更に、ストロブ制御回路18より内部ストロブ信号STB4が送出されると、補正データdが与えられる出力端子DO7に設けられたANDゲートG14の出力がHIとなり、このANDゲートG14の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO7に対して設けられた電流増幅回路16aに、ラッチ回路12dに格納されたデータ信号が与えられ、発光部#7に電流供給されて、3ラインずれた位置から更に(3/4)Lずれた位置の印字が行われる。このラインの印字が終了すると、ラッチ回路12dに格納されたデータ信号がラッチ回路

12eに格納される。

【0081】最後に、基準位置から4ラインずれた位置の印字が行われるとき、ラッチ回路12eに格納されたデータ信号が、補正データd_eが与えられる出力端子DO8に対して設けられたANDゲートG5及びORゲートG6を介して、ANDゲートG7に与えられる。このとき、ストロブ制御回路18より内部ストロブ信号STB1が送出されると、補正データt_aが与えられる出力端子DO8に設けられたANDゲートG11の出力がHIとなり、このANDゲートG11の出力がORゲートG15を介して、ANDゲートG7に与えられる。よって、出力端子DO8に対して設けられた電流増幅回路16aに、ラッチ回路12eに格納されたデータ信号が与えられ、発光部#8に電流供給されて、4ラインずれた位置の印字が行われる。

【0082】その後、内部ストロブ信号STB2～STB4が送出されると、最終的に、補正後の印字イメージが図7(e)のようになり、図7(c)と比べて、その直線性が大幅に改善される。

【0083】このように、発光部#15～#17に現在印字するラインのデータが、発光部#1、#2、#3、#14に現在印字するラインの1ライン前のデータが、発光部#3、#4、#11、#12に現在印字するラインの2ライン前のデータが、発光部#5～#7、#9、#10に現在印字するラインの3ライン前のデータが、発光部#8に現在印字するラインの4ライン前のデータが、それぞれ与えられる。

【0084】更に、上述のように各発光部#1～#17に与えられようとする各データは、内部ストロブ信号STB1が与えられたときに、発光部#1、#3、#5、#8、#10、#12、#14、#17に対して、内部ストロブ信号STB2が与えられたときに、発光部#6、#16に対して、内部ストロブ信号STB3が与えられたときに、発光部#2、#4、#9、#11、#13に対して、内部ストロブ信号STB4が与えられたときに、発光部#7、#15に対して、それぞれ与えられる。

【0085】次に、この光プリンタヘッドの詳細な動作について、図8のタイミングチャートにより説明する。Y位置補正データ記憶回路13には、上述した動作が行われることによって、既にメモリ5に格納された補正データが書き込まれると、まず、設定信号SETがローからハイとなって、Y位置補正データ記憶回路13への書き込みを禁止する。

【0086】そして、端に位置する駆動用ICa26のデータ入力端子SI0～SI3に1ライン分(4992ビット)のデータ信号が4ビット毎に順次与えられ、これがクロックCLKに同期して、駆動用ICa1～ICa26のシフトレジスタ11に取り込まれる。即ち、1番目、5番目、9番目、…のデータ信号が駆動用ICa

26のデータ入力端子SI0に、2番目、6番目、10番目、…のデータ信号が駆動用ICa26のデータ入力端子SI1に、3番目、7番目、11番目、…のデータ信号が駆動用ICa26のデータ入力端子SI2に、4番目、8番目、12番目、…のデータ信号が駆動用ICa26のデータ入力端子SI3に、それぞれ、与えられる。

【0087】そして、1248回目のクロックCLKが入力されたとき、駆動用ICa1、ICa2、…、ICa26のシフトレジスタ11に、それぞれ、1ライン目のデータ信号の内、1～192番目、193～384番目、…、4801～4992番目のデータ信号が格納される。このようにして、1ライン目のデータ信号が、駆動用ICa1～ICa26のシフトレジスタ11に格納されると、クロックCLKが停止し、ハイのロード信号LOADが与えられる。

【0088】このロード信号LOADが与えられると、駆動用ICa1～ICa26において、シフトレジスタ11に格納された1ライン目のデータ信号が、ラッチ回路12aに書き込まれる。このラッチ回路12aに書き込まれたデータ信号は、補正データd_aが与えられるANDゲートG1及びORゲートG6を介して、ANDゲートG7に入力される。よって、ラッチ回路12aに格納された1ライン目のデータ信号の内、補正データd_aが与えられた位置(基準位置付近)の発光部に与えるデータ信号が、ラッチ回路12aよりANDゲートG7に入力される。

【0089】そして、ロード信号LOADをローにした後、再び、クロックCLKの入力を開始するとともに、ローのパルス信号となる外部ストロブ信号(反転STB)を4回与える。このとき、図5で説明したように、内部ストロブ信号STB1～STB4が、STB1、STB2、STB3、STB4の順にストロブ制御回路18より出力される。

【0090】よって、まず、内部ストロブ信号STB1が、補正データt_aが与えられるANDゲートG11とORゲートG15を介してANDゲートG7に与えられるため、1ライン目の基準位置付近に存在する発光部に与えるデータ信号がドライブ回路16に与えられる。次に、内部ストロブ信号STB2が与えられて、補正データt_bが与えられるANDゲートG12とORゲートG15を介してANDゲートG7に与えられるため、1ライン目の基準位置から(1/4)Lずれた位置に存在する発光部に与えるデータ信号がドライブ回路16に与えられる。

【0091】次に、内部ストロブ信号STB3が与えられて、補正データt_cが与えられるANDゲートG13とORゲートG15を介してANDゲートG7に与えられるため、1ライン目の基準位置から(1/2)Lずれた位置に存在する発光部に与えるデータ信号がドライブ

回路16に与えられる。最後に、内部ストロブ信号STB4が与えられて、補正データdが与えられるANDゲートG14とORゲートG15を介してANDゲートG7に与えられるため、1ライン目の基準位置から(3/4)しずれた位置に存在する発光部に与えるデータ信号がドライブ回路16に与えられる。更に、このとき、クロックCLKに同期して、駆動用ICaのシフトレジスタ11に2ライン目のデータ信号が取り込まれる。

【0092】その後、2ライン目のデータ信号が駆動用ICaのシフトレジスタ11に格納されると、ハイのロード信号LOADを与えることによって、ラッチ回路12aに格納された1ライン目のデータ信号をラッチ回路12bに書き込むとともに、シフトレジスタ11に格納された2ライン目のデータ信号をラッチ回路12aに書き込む。ラッチ回路12aに書き込まれたデータ信号は、補正データaが与えられるANDゲートG1及びORゲートG6を介して、ANDゲートG7に入力される。又、ラッチ回路12bに書き込まれたデータ信号は、補正データbが与えられるANDゲートG2及びORゲートG6を介して、ANDゲートG7に入力される。

【0093】よって、まず、内部ストロブ信号STB1が、補正データaが与えられるANDゲートG11とORゲートG15を介してANDゲートG7に与えられるため、2ライン目の基準位置付近に存在する発光部と1ライン目の基準位置から1ラインずれた位置に存在する発光部とに与えるデータ信号がドライブ回路16に与えられる。次に、内部ストロブ信号STB2が与えられて、補正データbが与えられるANDゲートG12とORゲートG15を介してANDゲートG7に与えられるため、2ライン目の基準位置から(1/4)しずれた位置に存在する発光部と1ライン目の基準位置から1ライン及び(1/4)しずれた位置に存在する発光部とに与えるデータ信号がドライブ回路16に与えられる。

【0094】次に、内部ストロブ信号STB3が与えられて、補正データcが与えられるANDゲートG13とORゲートG15を介してANDゲートG7に与えられるため、2ライン目の基準位置から(1/2)しずれた位置に存在する発光部と1ライン目の基準位置から1ライン及び(1/2)しずれた位置に存在する発光部とに与えるデータ信号がドライブ回路16に与えられる。

【0095】最後に、内部ストロブ信号STB4が与えられて、補正データdが与えられるANDゲートG14とORゲートG15を介してANDゲートG7に与えられるため、2ライン目の基準位置から(3/4)しずれた位置に存在する発光部と1ライン目の基準位置から1ライン及び(3/4)しずれた位置に存在する発光部とに与えるデータ信号がドライブ回路16に与えられる。

更に、このとき、クロックCLKに同期して、駆動用I

Caのシフトレジスタ11に3ライン目のデータ信号が取り込まれる。

【0096】その後、クロックCLK、ロード信号LOAD、外部ストロブ信号(反転STB)がそれぞれ、上述の動作を繰り返すことによって、まず、ラッチ回路12a、12b、12cのそれぞれに、3ライン目、2ライン目、1ライン目のデータ信号が格納される。そして、1ライン目の基準位置から略2ラインずれた位置の発光部、2ライン目の基準位置から略1ラインずれた位置の発光部、及び、3ライン目の基準位置付近に存在する発光部それぞれに対して、各ライン位置、各ラインから(1/4)しずれた位置、各ラインから(1/2)しずれた位置、各ラインから(3/4)しずれた位置の順に、電流が供給される。

【0097】次に、ラッチ回路12a、12b、12c、12dのそれぞれに、4ライン目、3ライン目、2ライン目、1ライン目のデータ信号が格納される。そして、1ライン目の基準位置から略3ラインずれた位置の発光部、2ライン目の基準位置から略2ラインずれた位置の発光部、3ライン目の基準位置から略1ラインずれた位置の発光部、及び、4ライン目の基準位置付近に存在する発光部それぞれに対して、各ライン位置、各ラインから(1/4)しずれた位置、各ラインから(1/2)しずれた位置、各ラインから(3/4)しずれた位置の順に、電流が供給される。

【0098】次に、ラッチ回路12a、12b、12c、12d、12eのそれぞれに、5ライン目、4ライン目、3ライン目、2ライン目、1ライン目のデータ信号が格納される。そして、1ライン目の基準位置から略4ラインずれた位置の発光部、2ライン目の基準位置から略3ラインずれた位置の発光部、3ライン目の基準位置から略2ラインずれた位置の発光部、4ライン目の基準位置から略1ラインずれた位置の発光部、及び、5ライン目の基準位置付近に存在する発光部それぞれに対して、各ライン位置、各ラインから(1/4)しずれた位置、各ラインから(1/2)しずれた位置、各ラインから(3/4)しずれた位置の順に、電流が供給される。

【0099】よって、このように5ライン分の発光が終了した時点で初めて、1ライン目の発光が完了する。その後、上述した動作が繰り返されることによって、2ライン目、3ライン目、…の発光が順次行われ、最終的に、静電写真型プリンタ1画面分の露光が行われる。

【0100】このように、本実施形態では、駆動用ICa1～a26において、ライン毎のY位置のずれとライン間の領域毎のY位置のずれに対する補正が同時に行われる。即ち、駆動用ICa1～a26で、図7(a)のようなY位置のずれが、直接、図7(e)のように補正される。よって、高精度なY曲がり補正を行うことができる。

<第2の実施の形態>本発明の第2の実施の形態につい

て、図面を参照して説明する。図9は、本実施形態における光プリントヘッドに設けられた制御回路の要部の構成を示すブロック回路図である。図10は、本実施形態における光プリントヘッドに設けられた駆動用ICの内部構成を示すブロック回路図である。尚、図10において、図4に示す部分と同一の目的で使用する部分については、同一の符号を付し、その詳細な説明は省略する。

【0101】本実施形態では、上述したように光プリントヘッドが図2のように構成されるとき、制御回路6に補正データda~deが与えられて、まず、制御回路6において、駆動用ICa1~a26に与えられるデータ信号に対するライン毎のY位置のずれに対する補正が行われる。そして、制御回路6で補正されたデータ信号は、更に、補正データta~tdが与えられる駆動用ICa1~a26において、ライン間の領域毎のY位置のずれに対する補正が行われる。

【0102】この制御回路6は、図9のように構成される。尚、図9は、説明を簡単にするために発光部#1に基づいた回路ブロック図を示し、他の発光部#2~#4992については同様となるため省略する。

【0103】図9に示す制御回路6は、データ入力端子SI0~SI3より入力される4ビットのデータ信号を取り込む4992ビットのシフトレジスタ21と、シフトレジスタ21で取り込まれたデータ信号を4992ビット単位毎に並列に取り込む5段のラッチ回路22と、Y方向の補正を行うための4992組の補正データを格納するY位置補正データ記憶回路23と、ラッチ回路22に格納されたデータ信号をY位置補正データ記憶回路23に格納された補正データに応じて選択する選択回路24と、選択回路24で選択されたデータ信号を取り込む4992ビットのシフトレジスタ25とを有する。

【0104】そして、ラッチ回路22は、4992ビットのデータ信号を格納することができるラッチ回路22a~22eを有し、ラッチ回路22aにシフトレジスタ21に格納された4992ビットのデータ信号が、ラッチ回路22bにラッチ回路22aに格納された4992ビットのデータ信号が、ラッチ回路22cにラッチ回路22bに格納された4992ビットのデータ信号が、ラッチ回路22dにラッチ回路22cに格納された4992ビットのデータ信号が、ラッチ回路22eにラッチ回路22dに格納された4992ビットのデータ信号が、ロード信号LOADに応じてそれぞれ与えられる。

【0105】又、このラッチ回路22a~22eのそれぞれに格納された4992×5ビットのデータ信号が、ロード信号LOADに応じて、選択回路24に同時に送出される。このように4992×5ビットのデータ信号が与えられる選択回路24は、駆動用ICa1~a26のそれぞれに与えるための4992ビットのデータ信号を選択するために、5つのANDゲートG1~G5と1つのORゲートG6で構成されたゲート回路が4992

組構成される。

【0106】そして、この選択回路24で選択された4992ビットのデータ信号が、シフトレジスタ25に与えられた後、一旦、格納される。又、シフトレジスタ25は、格納した4992ビットのデータ信号を、データ出力端子SO0~SO3から、4ビット毎に、駆動用ICa26に出力する。

【0107】即ち、発光部#1に対するデータ信号に基づいて説明すると、Y位置補正データ記憶回路23より出力される5ビットの補正データda~deがそれぞれ、5つのANDゲートG1~G5に入力される。又、このANDゲートG1~G5には、ラッチ回路22a~22eからの発光部#1に対するデータ信号が1ビット毎に入力される。ORゲートG6には、ANDゲートG1~G5からの出力が入力され、補正データda~deの内、ハイとなる補正データが入力されたANDゲートからの出力が出力となる。そして、このORゲートG6の出力が、シフトレジスタ25に送出される。

【0108】クロック入力端子CIに入力されるクロックCLKがバッファB1を介してクロック出力端子COより出力されて、駆動用ICa26のクロック入力端子CIに入力される。ロード信号入力端子LIに入力されるロード信号LOADは、バッファB2を介してロード信号出力端子LOより出力されて、駆動用ICa26のロード信号入力端子LIに入力される。

【0109】又、Y位置補正データ記憶回路23は、5ビットで構成される補正データを、データ信号に対応して4992個記憶することができるように、例えば、4992×5ビットのラッチ回路で構成することができる。そして、Y位置補正データ記憶回路23への補正データの書き込みは、シフトレジスタ21から並列に供給される4992個単位の信号に基づいて、前もって行うことができる。

【0110】即ち、メモリ5内に格納された補正データが、プリンタ本体の制御回路又はプリントヘッド内の制御回路6により読み出されて制御回路6に与えられるとき、Y位置補正データ記憶回路23のみを書き込み状態としてシフトレジスタ21を介して補正データの各ビットを記憶する作業を5回繰り返すことによって書き込まれる。

【0111】又、上述したように駆動用ICaが図3のように構成されるとき、ラッチ回路12は、第1の実施形態と異なり、シフトレジスタ11より出力される192ビットのデータ信号がパラレルに入力される192ビットの構成のラッチ回路1段で構成される。そして、選択回路15では、ラッチ回路12より与えられる192ビットのデータ信号を、Y位置補正データ記憶回路より与えられる192×4ビットの補正データで選択したタイミング制御回路14より供給される内部ストロブ信号STB1~STB4に応じてドライブ回路16に出力

する。

【0112】Y位置補正データ記憶回路13は、4ビットで構成される補正データを、データ信号に対応して192個記憶することができるように、例えば、192×4ビットのラッチ回路で構成することができる。そして、Y位置補正データ記憶回路13への補正データの書き込みは、シフトレジスタ11から並列に供給される192個単位の信号に基づいて、前もって行うことができる。

【0113】即ち、メモリ5内に格納された補正データta～tdが、プリンタ本体の制御回路又はプリントヘッド内の制御回路6により読み出されて駆動用ICaに与えられるとき、Y位置補正データ記憶回路13のみを書き込み状態としてシフトレジスタ11を介して補正データの各ビットを記憶する作業を4回繰り返すことによって書き込まれる。

【0114】以下に図10を参照して、このように構成される駆動用ICaの詳細な構成について説明する。尚、図10は、説明を簡単にするために出力端子DO1に基づいた回路ブロック図を示し、他の出力端子DO2～DO192については同様となるため省略する。

【0115】ラッチ回路12は、192ビットのデータ信号を格納することができるラッチ回路であり、シフトレジスタ11に格納された192ビットのデータ信号が、ロード信号LOADに応じて与えられる。又、このラッチ回路12に格納された192ビットのデータ信号が、ロード信号LOADに応じて、選択回路15に同時に送出される。そして、この選択回路15は、4つのANDゲートG11～G14と1つのORゲートG15で構成されたゲート回路がそれぞれ192組構成される。

【0116】又、この選択回路15は、ストロブ制御回路18で生成された内部ストロブ信号STB1～STB4のいずれか1つの信号に応じてドライブ回路16にデータ信号を送出するために、ラッチ回路12から出力されるデータ信号とORゲートG15の出力とが入力されるANDゲートG7を192個有する。尚、シフトレジスタ11、ドライブ回路16、電流供給回路17、及びストロブ制御回路18については、第1の実施形態(図4)と同様になる。

【0117】即ち、Y位置補正データ記憶回路13より出力される4ビットの補正データta～tdがそれぞれ、4つのANDゲートG11～G14に入力される。そして、このANDゲートG11～G14には、ストロブ制御回路18で生成された内部ストロブ信号STB1～STB4がそれぞれ入力される。ORゲートG15には、ANDゲートG11～G14からの出力が入力され、補正データta～tdの内、ハイとなる補正データが入力されたANDゲートからの出力がORゲートG15の出力となる。そして、ラッチ回路12から出力されるデータ信号が、補正データta～tdによって選択

された内部ストロブ信号STB1～STB4に応じて、ANDゲートG7を介して電流増幅回路16aに送出される。

【0118】このように構成される制御回路6及び駆動用ICa1～ICa26が設けられた光プリントヘッドの動作について、図7、図11及び図12を参照して説明する。図11は、制御回路の動作を示すタイミングチャートであり、図12は、駆動用ICの動作を示すタイミングチャートである。

【0119】まず、制御回路6の動作について、図11のタイミングチャートを参照して、説明する。第1の実施形態と同様にして得られた補正データda～deが、例えば、電源投入されたときなどにおいて、プリンタ本体の制御回路又はプリントヘッド内の制御回路6によってメモリ5より読み出されて、シフトレジスタ21を介してY位置補正データ記憶回路23に格納される。このようにして、メモリ5に格納された補正データが書き込まれると、まず、設定信号SETがローからハイとなって、Y位置補正データ記憶回路23への書き込みを禁止する。

【0120】そして、1ライン分(4992ビット)のデータ信号が4ビット毎に順次与えられ、これがクロックCLKに同期して、制御回路6のシフトレジスタ21に取り込まれる。このクロックCLKが1248回入力されたとき、シフトレジスタ21に、1ライン目のデータ信号が格納される。このようにして、1ライン目のデータ信号が、シフトレジスタ21に格納されると、クロックCLKが停止し、ハイのロード信号LOADが与えられる。

【0121】このロード信号LOADが与えられると、シフトレジスタ21に格納された1ライン目のデータ信号が、ラッチ回路22aに書き込まれる。このラッチ回路22aに書き込まれたデータ信号は、補正データdaが与えられるANDゲートG1及びORゲートG6を介して、シフトレジスタ25に入力される。よって、ラッチ回路22aに格納された1ライン目のデータ信号の内、補正データdaが与えられた位置(基準位置付近)の発光部に与えるデータ信号が、ラッチ回路22aよりシフトレジスタ25に入力される。

【0122】そして、ロード信号LOADをローにした後、再び、1248回分のクロックCLKの入力を開始すると、シフトレジスタ25に格納された1ライン目の基準位置付近の発光部に与えるデータ信号が、4ビット毎に、データ出力端子S00～S03より駆動用ICa26のデータ入力端子S10～S13に出力される。よって、駆動用ICa1, ICa2, …, ICa26のシフトレジスタ11に、それぞれ、選択された1ライン目のデータ信号の内、1～192番目、193～384番目、…、4801～4992番目のデータ信号が格納される。又、このとき、シフトレジスタ21に2ライン目

のデータ信号が与えられる。

【0123】そして、再度、ハイのロード信号LOADを与えることで、ラッチ回路22aに格納された1ライン目のデータ信号をラッチ回路22bに書き込むとともに、シフトレジスタ11に格納された2ライン目のデータ信号をラッチ回路22aに書き込む。ラッチ回路22aに書き込まれた2ライン目のデータ信号は、補正データdaが与えられるANDゲートG1及びORゲートG6を介して、又、ラッチ回路22bに書き込まれた1ライン目のデータ信号は、補正データdbが与えられるANDゲートG2及びORゲートG6を介して、それぞれ、シフトレジスタ25に入力される。

【0124】よって、2ライン目の基準位置付近に存在する発光部と1ライン目の基準位置から1ラインずれた位置に存在する発光部とに与えるデータ信号がシフトレジスタ25に格納される。このシフトレジスタ25に格納されたデータ信号は、再びクロックCLKが与えられたときに、4ビット毎に、データ出力端子SO0～SO3より駆動用ICa26のデータ入力端子SIO～SII3に出力される。

【0125】その後、クロックCLK及びロード信号LOADがそれぞれ、上述の動作を繰り返すことによって、まず、ラッチ回路22a、22b、22cのそれぞれに、3ライン目、2ライン目、1ライン目のデータ信号が格納される。そして、1ライン目の基準位置から略2ラインずれた位置の発光部、2ライン目の基準位置から略1ラインずれた位置の発光部、及び、3ライン目の基準位置付近に存在する発光部それぞれに対して与えられるデータ信号が、シフトレジスタ25に格納される。

【0126】次に、シフトレジスタ25に格納されたデータ信号が、データ出力端子SO0～SO3より駆動用ICa26のデータ入力端子SIO～SII3に出力されると、ラッチ回路22a、22b、22c、22dのそれぞれに、4ライン目、3ライン目、2ライン目、1ライン目のデータ信号が格納される。そして、1ライン目の基準位置から略3ラインずれた位置の発光部、2ライン目の基準位置から略2ラインずれた位置の発光部、3ライン目の基準位置から略1ラインずれた位置の発光部、及び、4ライン目の基準位置付近に存在する発光部それぞれに対して与えられるデータ信号が、シフトレジスタ25に格納される。

【0127】次に、シフトレジスタ25に格納されたデータ信号が、データ出力端子SO0～SO3より駆動用ICa26のデータ入力端子SIO～SII3に出力されると、ラッチ回路12a、12b、12c、12d、12eのそれぞれに、5ライン目、4ライン目、3ライン目、2ライン目、1ライン目のデータ信号が格納される。そして、1ライン目の基準位置から略4ラインずれた位置の発光部、2ライン目の基準位置から略3ラインずれた位置の発光部、3ライン目の基準位置から略2ラ

インずれた位置の発光部、4ライン目の基準位置から略1ラインずれた位置の発光部、及び、5ライン目の基準位置付近に存在する発光部それぞれに対して与えられるデータ信号が、シフトレジスタ25に格納される。

【0128】制御回路6において、このような動作が繰り返されることによって、駆動用ICa1～a26に、補正データda～deに基づいたライン分毎のY曲がり補正が行われたデータ信号が与えられることとなる。即ち、発光部#1～#17において、図7(a)のようなY位置のずれがある場合に、発光部#8に与える1ライン目のデータ信号が制御回路6のシフトレジスタ25より出力されるとき、発光部#5～#7、#9、#10に与える2ライン目のデータ信号、発光部#3、#4、#11、#12に与える3ライン目のデータ信号、発光部#1、#2、#13、#14に与える4ライン目のデータ信号、及び発光部#15～#17に与える5ライン目のデータ信号がともに出力される。よって、この制御回路6より出力されるデータ信号を用いて発光部#1～#17を点灯させたとき、図7(c)のように、Y曲がり補正が成される。

【0129】次に、駆動用ICa1～a26の動作について、図12のタイミングチャートを参照して、説明する。第1の実施形態と同様にして得られた補正データta～tdが、例えば、電源投入されたときなどにおいて、プリンタ本体の制御回路又はプリントヘッド内の制御回路6によってメモリ5より読み出されて、シフトレジスタ11を介してY位置補正データ記憶回路13に格納される。このようにして、メモリ5に格納された補正データが書き込まれると、まず、設定信号SETがローからハイとなって、Y位置補正データ記憶回路13への書き込みを禁止する。

【0130】そして、端に位置する駆動用ICa26のデータ入力端子SIO～SII3に1ライン分(4992ビット)のデータ信号が4ビット毎に順次与えられ、これがクロックCLKに同期して、駆動用ICa1～ICa26のシフトレジスタ11に取り込まれる。そして、1248回目のクロックCLKが入力されたとき、駆動用ICa1、ICa2、…、ICa26のシフトレジスタ11に、それぞれ、5つの連続したラインから選択されたデータ信号の内、1～192番目、193～384番目、…、4801～4992番目のデータ信号が格納される。このようにして、5つの連続したラインから選択されたデータ信号が、駆動用ICa1～ICa26のシフトレジスタ11に格納されると、クロックCLKが停止し、ハイのロード信号LOADが与えられる。

【0131】このロード信号LOADが与えられると、駆動用ICa1～ICa26において、シフトレジスタ11に格納されたデータ信号が、ラッチ回路12に書き込まれる。このラッチ回路12に書き込まれたデータ信号は、ANDゲートG7に入力される。そして、ロード

信号LOADをローにした後、再び、クロックCLKの入力を開始するとともに、ローのパルス信号となる外部ストロブ信号（反転STB）を4回与える。このとき、図5で説明したように、内部ストロブ信号STB1～STB4が、STB1、STB2、STB3、STB4の順にストロブ制御回路18より出力される。

【0132】よって、まず、内部ストロブ信号STB1が、補正データaが与えられるANDゲートG11とORゲートG15を介してANDゲートG7に与えられるため、各ラインの基準位置付近に存在する発光部に与えるデータ信号がドライブ回路16に与えられる。次に、内部ストロブ信号STB2が、補正データbが与えられるANDゲートG12とORゲートG15を介してANDゲートG7に与えられるため、各ラインの基準位置から(1/4)Lずれた位置に存在する発光部に与えるデータ信号がドライブ回路16に与えられる。

【0133】次に、内部ストロブ信号STB3が、補正データcが与えられるANDゲートG13とORゲートG15を介してANDゲートG7に与えられるため、各ラインの基準位置から(1/2)Lずれた位置に存在する発光部に与えるデータ信号がドライブ回路16に与えられる。最後に、内部ストロブ信号STB4が、補正データdが与えられるANDゲートG14とORゲートG15を介してANDゲートG7に与えられるため、各ラインの基準位置から(3/4)Lずれた位置に存在する発光部に与えるデータ信号がドライブ回路16に与えられる。更に、このとき、クロックCLKに同期して、駆動用ICaのシフトレジスタ11に次に制御回路6より出力されるデータ信号が取り込まれる。

【0134】駆動用ICa1～a26において、このような動作が繰り返されることによって、各ラインの領域毎のY曲がり補正を行って、各発光部#1～#4992の発光動作を制御することができる。

【0135】即ち、図7(a)のように発光部#1～#17に与えられるデータ信号が制御回路6で補正された場合に、発光部#8に与える1ライン目のデータ信号が制御回路6より与えられてラッチ回路12に格納されると、まず、内部ストロブ信号STB1がストロブ制御回路18より出力されるとき、発光部#8に1ライン目のデータ信号が、発光部#5、#10に2ライン目のデータ信号が、発光部#3、#12に3ライン目のデータ信号が、発光部#1、#14に4ライン目のデータ信号が、発光部#17に5ライン目のデータ信号が、それぞれ与えられる。

【0136】次に、内部ストロブ信号STB2がストロブ制御回路18より出力されるとき、発光部#6に2ライン目のデータ信号が、発光部#16に5ライン目のデータ信号が、それぞれ与えられる。次に、内部ストロブ信号STB3がストロブ制御回路18より出力されるとき、発光部#9に2ライン目のデータ信号が、

発光部#4、#11に3ライン目のデータ信号が、発光部#2、#13に4ライン目のデータ信号が、それぞれ与えられる。最後に、内部ストロブ信号STB4がストロブ制御回路18より出力されるとき、発光部#7に2ライン目のデータ信号が、発光部#15に5ライン目のデータ信号が、それぞれ与えられる。

【0137】よって、この制御回路6により図7(c)のようにY曲がり補正が成されたデータ信号を用いて、駆動用ICaによって発光部#1～#17を点灯させたとき、図7(e)のように、更に高精度なY曲がり補正が成される。又、制御回路でライン毎のY曲がり補正を行うことで、駆動用ICaの回路構成が簡化されるため、第1の実施形態と比べて、駆動用ICaを小型化することができる。

【0138】尚、第1及び第2の実施形態において、発光部の数を4992、駆動用ICの出力端子の数を192、Y位置の補正するライン数を5、各ライン間でY位置の補正を行う領域数を4としたが、それぞれの数量について限定するものではない。

【0139】又、Y位置の補正するライン数及び領域数については、紙送り速度や発光素子の点滅スピードに応じて変化させる必要がある。又、紙送り速度や発光素子の点滅スピードに応じた異なる複数組の補正データをメモリ内に格納して、印字スピードの変更時などに適切な補正データの組を読み出して駆動用ICに転送するようにしても構わない。

【0140】又、内部ストロブ信号STB1～STB4は、その各々が時間的に重ならないように短い信号幅としているが、少なくとも隣接するストロブ信号STB1～STB4が重なりを持つように長い信号幅とすることができる。信号幅を長くするために、ストロブ制御信号発生回路14は、内部ストロブ信号STB1～STB4を所定期間遅延して出力すると共に、遅延時間を任意に設定する構成とすることができ、そのための回路を内蔵もしくは付属させることができる。このようにすることにより、発光時間を長くし照射エネルギーを増大することができ、印字速度を高めるのに有用となる。また、印字精度を高める上でも有用となる。

【0141】又、各発光部毎に点灯タイミングを変えることができるものとしたが、本発明はこれに限られるものでなく、複数の発光部群単位毎に、又は、駆動用IC単位毎に、点灯タイミングを変えることができるようにしても構わない。このように複数の発光部群毎に点灯タイミングが変えられるようにすることで、駆動用ICの回路構成を簡素なものとする事ができる。

【0142】又、Y位置補正データ記憶回路以外に、各発光部の光量を均一にするために、予め求めた光量補正データが格納される光量補正データ記憶回路を駆動用IC内に設けても構わない。このとき、各発光部毎にSビットの補正データが光量補正データ記憶回路に格納され

るとき、駆動用ICにおいて、各発光部に電流を供給するための出力端子毎に、出力端子に電流供給するS個の電流増幅器を設けることで、Sビットの補正データに応じてS個の電流増幅器を動作させて、光量補正を行うことができる。

【0143】又、駆動用ICの出力端子に対して発光部1つが接続された光プリントヘッドとしたが、例えば特開平6-163980号公報や特開平10-226102号公報などに示されるように、その一端が共通電極に接続されるn個の発光部を1群としてm群に分けるとともに、異なる群のm個の発光部の他端を個別電極に接続し、駆動用ICの出力端子を共通電極に接続されるものと、個別電極に接続されるものの2種類とすることで、時分割駆動を行うことができるようにしても構わない。

【0144】又、データ信号を複数ビットで構成する場合などにおいては、それに応じてシフトレジスタやラッチ回路などの構成を変更することもでき、例えば、シフトレジスタをアドレス指定方式のメモリで構成することもできる。

【0145】

【発明の効果】以上のように本発明の駆動用ICによれば、光プリントヘッドに設けられた発光素子の複数の発光部の結像位置ずれに応じて、各発光部の点灯タイミングを変更することができる。そして、このような駆動用ICが設けられた光プリントヘッドが印字する際に、その直線性を改善することができる。よって、本発明の光プリントヘッドを複数備えたカラータンデム方式のプリンタにおいて、色ずれの少ないカラー印字を得ることができる。更に、印字ライン周期毎に、異なるタイミングで発生するストローブ信号が生成され、発光部の結像位置ずれに応じて、各発光部の点灯タイミングをそれぞれのストローブ信号に同期させる。よって、その直線性の微調整を行うことが可能となり、高精度な補正を行うことができる。

【0146】又、直線性を改善するために、従来のような機械的な調整や光学的な調整がほとんど不要となる。よって、組立工数が大幅に削減されるとともに、レンズや発光素子などの各部品について大まかな良否判定でよくなくなるので、光プリントヘッド及びこれが設けられたプリンタを高品質化で安価なものとする事ができる。

【図面の簡単な説明】

【図1】光プリントヘッドの外観上面図。

【図2】本発明の光プリントヘッドの内部構成を示すブロック図。

【図3】本発明の光プリントヘッド内に設けられた駆動用ICの内部構成を示すブロック図。

【図4】第1の実施形態の光プリントヘッド内に設けられた駆動用ICの内部構成を示すブロック回路図。

【図5】ストローブ制御回路の動作を示すタイミングチャート。

【図6】ストローブ制御回路の内部構成を示すブロック回路図。

【図7】発光部の結像位置とY位置補正後の印字イメージの関係を示す図。

【図8】図4の駆動用ICの動作を示すタイミングチャート。

【図9】第2の実施形態の光プリントヘッド内に設けられた制御回路の要部構成を示すブロック回路図。

【図10】第2の実施形態の光プリントヘッド内に設けられた駆動用ICの内部構成を示すブロック回路図。

【図11】図9の制御回路の動作を示すタイミングチャート。

【図12】図10の駆動用ICの動作を示すタイミングチャート。

【図13】従来の駆動用ICの内部構成を示すブロック図。

【図14】従来の光プリントヘッドの内部構成を示すブロック図。

【図15】従来の光プリントヘッドの動作を示すタイミングチャート。

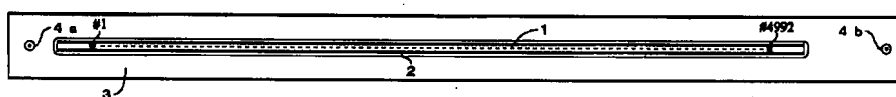
【図16】従来の光プリントヘッドで印字後のY位置のずれを示す図。

【図17】従来の光プリントヘッドで印字後のY位置のずれを示す図。

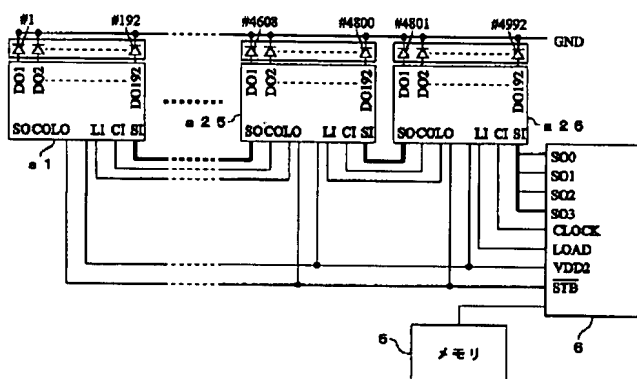
【符号の説明】

- 1 発光素子
- 2 SLA
- 3 レンズホルダ
- 4 a, 4 b 位置決めピン
- 5 メモリ
- 6 制御回路
- a 1～a 2.6 駆動用IC

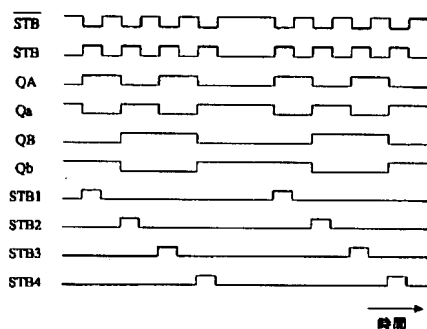
【図1】



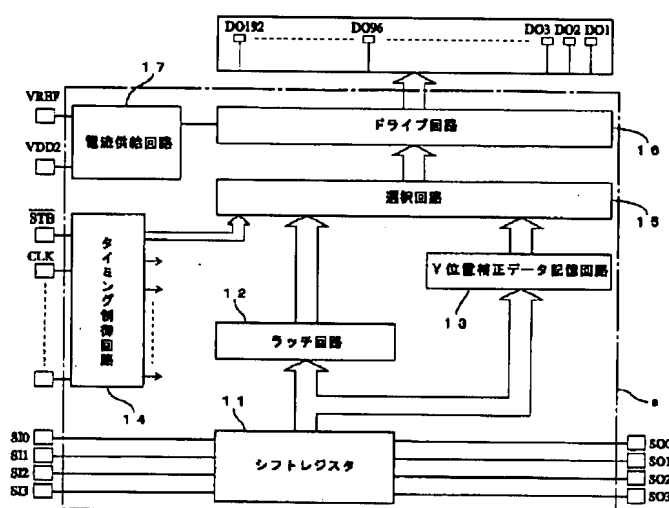
【図2】



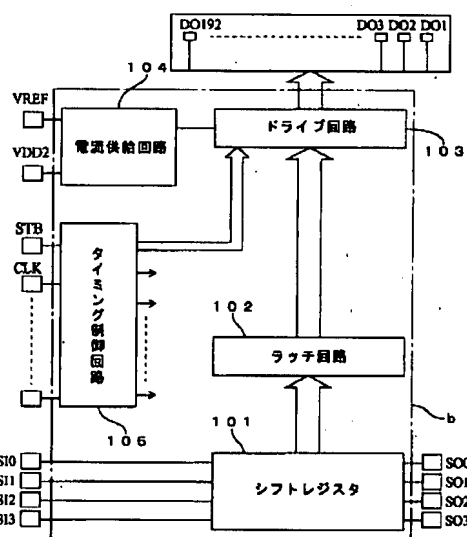
【図5】



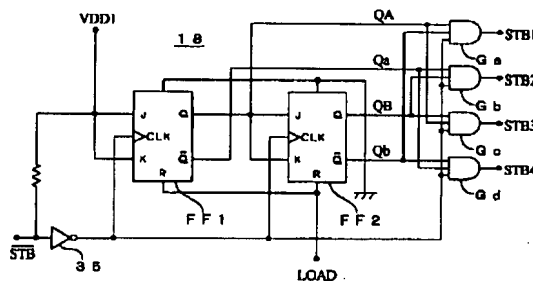
【図3】



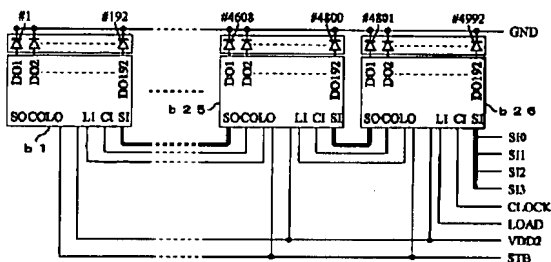
【図14】



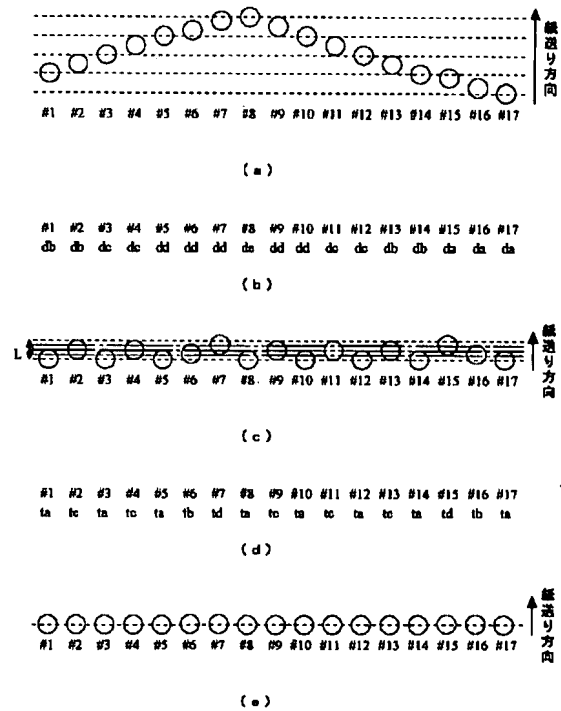
【図6】



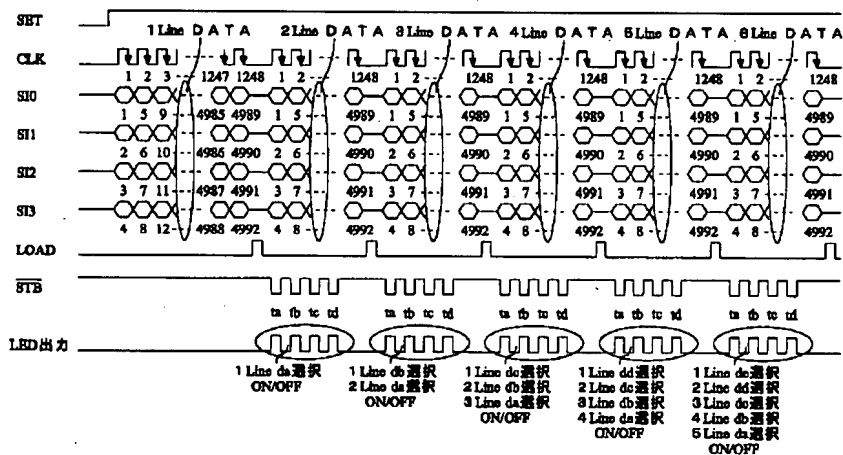
【図13】



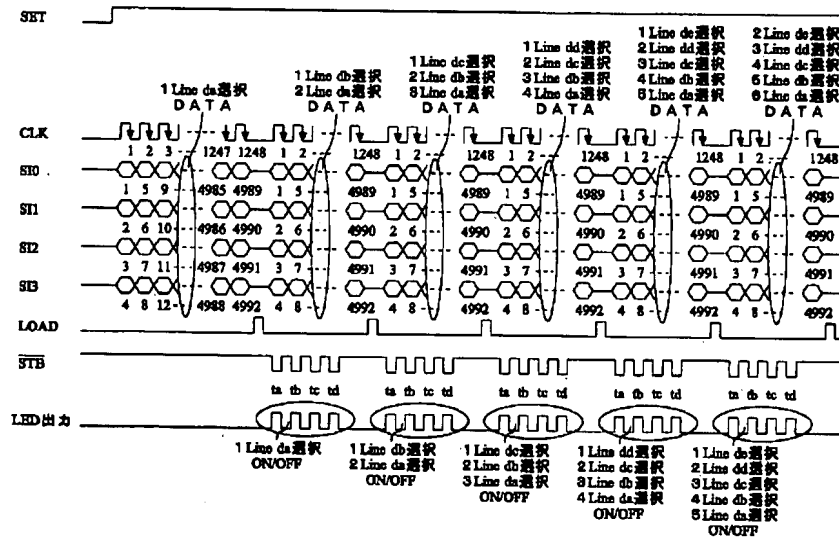
【図7】



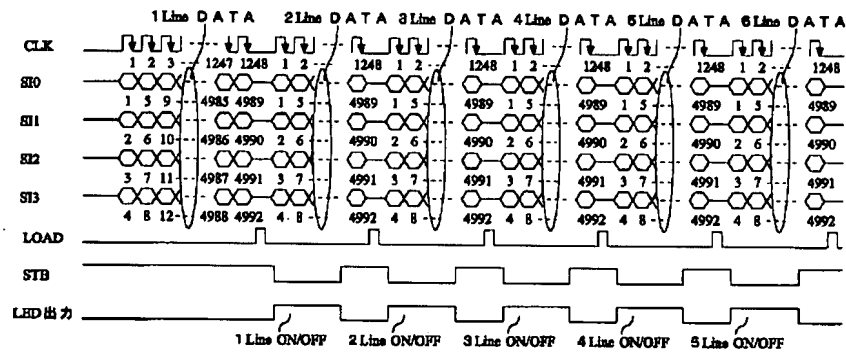
【図8】



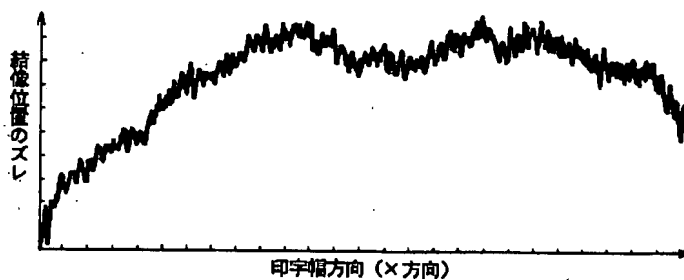
【図12】



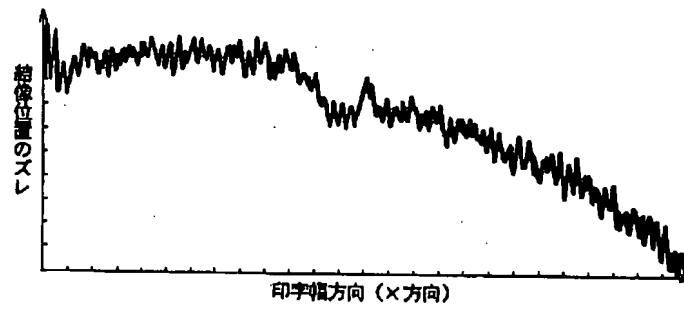
【図15】



【図16】



【図17】



フロントページの続き

Fターム(参考) 2C162 AE21 AE28 AE47 AF13 AF19
AF62 AF95 FA04 FA16 FA17
5F041 AA42 BB12 BB13 BB33 CB22
EE11 FF13

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-211042

(43)Date of publication of application : 31.07.2002

(51)Int.Cl.

B41J 2/515
B41J 2/44
B41J 2/45
B41J 2/455
H01L 33/00

(21)Application number : 2001-015788

(71)Applicant : SANYO ELECTRIC CO LTD
TOTTORI SANYO ELECTRIC CO
LTD

(22)Date of filing : 24.01.2001

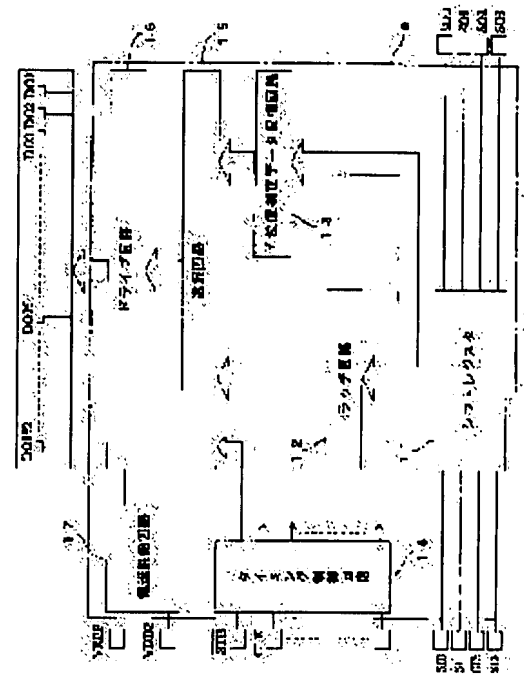
(72)Inventor : BIZEN MITSUHIRO

(54) IC FOR DRIVING AND OPTICAL PRINTING HEAD

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an IC for driving for correcting an imaging position deviation brought about by mechanical or chemical deflection of an optical printing head, and an optical printing head with the IC for driving.

SOLUTION: A data signal to be outputted to a drive circuit 16 so as to turn on each of light-emitting parts from a latch circuit 12 provided with latch circuits in five stages each for storing data signals of one line is selected by a selecting circuit 15 in accordance with a 9-bit correction data signal for each of the light-emitting parts which is stored in a Y position correction data storage circuit 13. Printing with a good linearity is enabled by adjusting a timing for turning on each of the light-emitting parts in this manner.



LEGAL STATUS

[Date of request for examination]

12.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application]

converted registration]

[Date of final disposal for application]

[Patent number] 3802352

[Date of registration] 12.05.2006

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The actuation circuit which generates the driving signal for making n components drive in IC for actuation for component actuation based on n data signals which constitute 1 set of data signal groups, x steps of latch circuits in which said x sets of data signal groups [each of] are stored, The strobe control circuit which generates y strobe signals for setting up the timing which sends out the data signal which corresponds for said every component to said actuation circuit, While choosing from said x steps of latch circuits the data signal which corresponds for said every component and forming 1 set of data signal groups with n data signals IC for actuation characterized by having the selection circuitry which sends out each data signal which constitutes the data signal group of this one group to said actuation circuit according to said y strobe signals to which it is given from said strobe control circuit.

[Claim 2] IC for actuation according to claim 1 characterized by said x steps of each latch circuit sending out n data signals in juxtaposition to the latch circuit connected to the latter part while having the shift register which sends out n data signals to said the 1st step of latch circuit in juxtaposition, after said n data signals are inputted every m pieces.

[Claim 3] IC for actuation according to claim 1 or 2 characterized by setting up the timing by which each n data signal with which said n data signals were chosen and this chosen from said x steps of latch circuits is sent out to said actuation circuit according to said actuation timing memorized in said store circuit while having the store circuit which memorizes the actuation timing of each of said component.

[Claim 4] While said n components are n light-emitting parts which constitute a light emitting device When these two or more light-emitting parts are allotted to the single tier, it sets to said selection circuitry. It is based on the image formation location of each of said light-emitting part in a vertical direction to the array direction of said n light-emitting parts. IC for actuation according to claim 1 to 3 characterized by setting up said latch circuit as which the data signal corresponding to said each light-emitting part is chosen, and the timing sent out to said actuation circuit.

[Claim 5] While being IC for actuation for driving the light-emitting part of said light emitting device with which it had said IC for actuation in the optical print head When the printing direction of the printer which used said optical print head is made into the bottom and the image formation location of the light-emitting part located in the bottom among said two or more light-emitting parts is made into a criteria location, IC for actuation according to claim 1 to 4 to which the data signal corresponding to the light-emitting part which makes the location distant from said criteria location in said printing direction an image formation location is characterized by being chosen from a latter latch circuit.

[Claim 6] IC for actuation according to claim 5 to which said y strobe signals are characterized by generating for every printing line period.

[Claim 7] The IC according to claim 6 for actuation characterized by to send out and drive a data signal in said actuation circuit according to said strobe signal with which said light-emitting part which has the image-formation location of said light-emitting part in the location more distant from this image-formation location to the printing line located in the nearest location while being located in the printing direction bottom is generated to later timing in said printing line period.

[Claim 8] The light emitting device which has n light-emitting parts, and x steps of latch circuits in which x sets of each data signal groups which consist of n data signals are stored, The selection circuitry which forms 1 set of data signal groups with n data signals chosen while choosing from said x steps of latch circuits the data signal which corresponds for said every light-emitting part, The shift register outputted outside in order while

storing temporarily the data signal chosen by this selection circuitry, The optical print head characterized by having IC for actuation equipped with the actuation circuit which generates the driving signal for making said n light-emitting parts drive based on n data signals which constitute 1 set of data signal groups given from preparation ***** and a control circuit.

[Claim 9] It has the memory in which the actuation timing of each of said light-emitting part based on the image formation location of each of said light-emitting part in a vertical direction is stored to the array direction of said n light-emitting parts. The store circuit which memorizes said actuation timing by which reading appearance was carried out from said memory is established in said control circuit, and it sets to said control circuit. The optical print head according to claim 8 characterized by choosing said n data signals from said x steps of latch circuits according to said actuation timing memorized in said store circuit.

[Claim 10] When the printing direction of the printer which used said optical print head is made into the bottom and the image formation location of the light-emitting part located in the bottom among said two or more light-emitting parts is made into a criteria location, The optical print head according to claim 9 to which the data signal corresponding to the light-emitting part which makes the location distant from said criteria location in said printing direction an image formation location is characterized by setting up said actuation timing so that it may be chosen from a latter latch circuit.

[Claim 11] The actuation circuit which generates the driving signal for making said n light-emitting parts drive based on n data signals which constitute the light emitting device which has n light-emitting parts, and 1 set of data signal groups, The strobe control circuit which generates y strobe signals generated for every printing line period for setting up the timing which sends out the data signal which corresponds for said every light-emitting part to said actuation circuit, The optical print head characterized by having IC for actuation equipped with the selection circuitry which sends out the data signal in said 1 set of data signal groups which corresponds for said every light-emitting part to said actuation circuit according to said y strobe signals to which it is given from said strobe control circuit.

[Claim 12] It has the memory in which the actuation timing of each of said light-emitting part based on the image formation location of each of said light-emitting part in a vertical direction is stored to the array direction of said n light-emitting parts. The store circuit which memorizes said actuation timing by which reading appearance was carried out to said IC for actuation from said memory is prepared, and it sets in said IC for actuation. The optical print head according to claim 11 characterized by setting up the timing by which each n data signal chosen in said control circuit is sent out to said actuation circuit according to said actuation timing memorized in said store circuit.

[Claim 13] When the printing direction of the printer which used said optical print head is made into the bottom and the image formation location of the light-emitting part located in the bottom among said two or more light-emitting parts is made into a criteria location, Said light-emitting part which has the image formation location of said light-emitting part in the location more distant to said criteria location The optical print head according to claim 12 characterized by setting up actuation timing so that a data signal may be sent out to said actuation circuit and it may drive according to said strobe signal generated to later timing in said printing line period.

[Claim 14] The actuation circuit which generates the driving signal for making said n light-emitting parts drive based on n data signals which constitute the light emitting device which has n light-emitting parts, and 1 set of data signal groups, x steps of latch circuits in which said x sets of data signal groups [each of] are stored, The strobe control circuit which generates y strobe signals for setting up the timing which sends out the data signal which corresponds for said every light-emitting part to said actuation circuit, While choosing from said x steps of latch circuits the data signal which corresponds for said every light-emitting part and forming 1 set of data signal groups with n data signals The optical print head characterized by having IC for actuation equipped with the selection circuitry which sends out each data signal which constitutes the data signal group of this one group to said actuation circuit according to said y strobe signals to which it is given from said strobe control circuit.

[Claim 15] The optical print head according to claim 14 characterized by said x steps of each latch circuit sending out n data signals in juxtaposition to the latch circuit connected to the latter part while the shift register which sends out n data signals to said the 1st step of latch circuit in juxtaposition is prepared in said IC for actuation, after said n data signals are inputted every m pieces.

[Claim 16] Have the memory in which the actuation timing of each of said light-emitting part based on the image formation location of each of said light-emitting part in a vertical direction is stored to the array direction of said n light-emitting parts, and it sets in said IC for actuation. While the store circuit which memorizes said actuation timing by which reading appearance was carried out from said memory is prepared Said n data signals

are chosen from said x steps of latch circuits according to said actuation timing memorized in said store circuit. The optical print head according to claim 14 or 15 characterized by setting up the timing by which each of n this selected data signals are sent out to said actuation circuit.

[Claim 17] The light emitting device which has n light-emitting parts, and x steps of latch circuits in which x sets of each data signal groups which consist of n data signals are stored, The 1st selection circuitry which forms 1 set of data signal groups with n data signals chosen while choosing from said x steps of latch circuits the data signal which corresponds for said every light-emitting part, The 1st shift register outputted outside in order while storing temporarily the data signal chosen by this 1st selection circuitry, The actuation circuit which generates the driving signal for making said n light-emitting parts drive based on n data signals which constitute preparation ***** and 1 set of data signal groups, The strobe control circuit which generates y strobe signals for setting up the timing which sends out the data signal which corresponds for said every light-emitting part to said actuation circuit, The optical print head characterized by having IC for actuation equipped with the 2nd selection circuitry which sends out the data signal which is sent out, and which corresponds for said every light-emitting part to said actuation circuit according to said y strobe signals to which it is given from said strobe control circuit from said control circuit.

[Claim 18] The optical print head according to claim 17 characterized by said x steps of each latch circuit sending out n data signals in juxtaposition to the latch circuit connected to the latter part while the 2nd shift register which sends out n data signals to said the 1st step of latch circuit in juxtaposition is prepared in said control circuit, after said n data signals are inputted every m pieces.

[Claim 19] It has the memory in which the actuation timing of each of said light-emitting part based on the image formation location of each of said light-emitting part in a vertical direction is stored to the array direction of said n light-emitting parts. The 1st store circuit which memorizes said actuation timing by which reading appearance was carried out from said memory is established in said control circuit. The 2nd store circuit which memorizes said actuation timing by which reading appearance was carried out to said IC for actuation from said memory is prepared, and it sets to said control circuit. According to said actuation timing memorized in said 1st store circuit, said n data signals are chosen from said x steps of latch circuits, and it sets in said IC for actuation. The optical print head according to claim 17 or 18 characterized by setting up the timing by which each n data signal chosen in said control circuit is sent out to said actuation circuit according to said actuation timing memorized in said 2nd store circuit.

[Claim 20] When the printing direction of the printer which used said optical print head is made into the bottom and the image formation location of the light-emitting part located in the bottom among said two or more light-emitting parts is made into a criteria location, The optical print head according to claim 16 or 19 to which the data signal corresponding to the light-emitting part which makes the location distant from said criteria location in said printing direction an image formation location is characterized by setting up said actuation timing so that it may be chosen from a latter latch circuit.

[Claim 21] Said y strobe signals occur for every printing line period. The image formation location of said light-emitting part Said light-emitting part in the location more distant from this image formation location to the printing line located in the nearest location while being located in the printing direction bottom The optical print head according to claim 20 characterized by sending out a data signal to said actuation circuit, and driving according to said strobe signal generated to later timing in said printing line period.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to IC for actuation for driving the light emitting device prepared in the optical print head used for recording heads, such as a printer, and this optical print head, and relates to IC for actuation for driving the optical print head prepared in the printer which performs color printing especially with a tandem system, and the light emitting device of this optical print head.

[0002]

[Description of the Prior Art] The optical print heads currently used conventionally are two or more light-emitting parts (with the "light-emitting part" in this description hereafter) like drawing 13. the "component" in a claim -- corresponding -- with the constituted light emitting device The shift register 101 which incorporates a data signal, and the latch circuit 102 which incorporates to juxtaposition the data signal incorporated by the shift register 101, It has two or more ICs for actuation of a configuration like drawing 14 equipped with the drive circuit 103 for driving a light emitting device, the current-supply circuit 104 for supplying a current to the drive circuit 103, and the timing-control circuit 105 that supplies a predetermined timing signal to each part. Now, the conventional optical print head is briefly explained as that by which 4992 light-emitting part #1-#4992 driven by the objects ICb1-b26 for 26 actuation connected in serial like drawing 13 and these objects ICb1-b26 for 26 actuation are prepared in the optical print head.

[0003] In the optical print head of such a configuration, the 4-bit data signal with which ICb for actuation is inputted from the data input terminals SI0-SI3 in the shift register 101 is first incorporated synchronizing with Clock CLK. Moreover, this shift register 101 outputs the incorporated 4-bit data signal to the data input terminals SI0-SI3 of IC for actuation which adjoined from the data output terminals SO0-SO3 synchronizing with Clock CLK.

[0004] At this time, the clock CLK inputted from the clock input terminal CI is outputted from the clock output terminal CO through a buffer, and is inputted into the clock input terminal CI of IC for actuation which adjoined. Therefore, like drawing 15, when the 1248th clock CLK is inputted, 4992 data signals are incorporated the 4x48 (192) whole individual by the shift register 101 for [ICb1-b26] 26 actuation.

[0005] Thus, if 4992 data signals are incorporated next, the load signal LOAD will be inputted into the load signal input terminal LI of IC for actuation. When the timing signal generated by this load signal LOAD is given to the 192-bit latch circuit 102, 192 data signals incorporated by the shift register 101 are stored.

[0006] At this time, the load signal LOAD inputted from the load signal input terminal LI is outputted from the load signal output terminal LO through a buffer, and is inputted into the load signal input terminal LI of IC for actuation which adjoined. Therefore, like drawing 15, when the load signal LOAD is inputted, each data signal incorporated by the shift register 101 for [ICb1-b26] 26 actuation is stored in a latch circuit 102.

[0007] Thus, when the drive circuit 103 passes [strobe signal STB] a current to terminals DO1-DO192 at the period used as a low based on 4992 data signals stored in each 192 latch circuits 102 for [ICb1-b26] actuation at a time, light-emitting part #1-#4992 drive and printing for one line is performed. Thus, while the drive circuit 103 is operating, incorporation of the next line is performed by making the load signal LOAD into a low and giving Clock CLK again.

[0008] Moreover, as shown in the plan of drawing 1, an optical print head has the pins 4a and 4b for positioning for determining the location of two or more light-emitting parts which constitute the lens holder 3 for fixing wraps SLA (Self focusing LensArray)2 and SLA2 for the luminescence elements 1 arranged in the center section, and the light emitting device in the luminescence elements 1 while consisting of two or more

light-emitting parts. Therefore, each light-emitting part which constitutes the luminescence elements 1 is positioned so that it may be arranged on the straight line connected by the pins 4a and 4b for positioning.
[0009]

[Problem(s) to be Solved by the Invention] Although printing to space is performed by such an optical print head being conventionally prepared in a printer etc., deflection will arise in an image formation location with the deflection of the deflection of the LED array by which the light emitting device prepared on a substrate was arranged, and the lens optical axis of a lens prepared in the optical print head, and deflection of a lens own [this]. If the direction which becomes vertical to this direction of X is made into the direction of Y when a light emitting device is now arranged in the direction of X, deflection will arise in this direction of Y. Hereafter, the deflection to this direction of Y is called "Y deflection."

[0010] Such Y deflection is a gap of the image formation location in the direction of Y of a light-emitting part as shown in the graph of drawing 16 and drawing 17 as an example. Furthermore, a gap of this image formation location is generated also when the straight line connected with gage pins 4a and 4b shifts aslant to the direction of Y.

[0011] In order that the effect by this Y deflection might perform color printing, there was a problem that the grace of printing fell greatly, in the printer of the tandem system with which two or more optical print heads were prepared etc. Moreover, since quality selection of an optical print head, adjustment, quality selection of a lens, etc. are needed in order to control deterioration of the grace of such printing, the cost concerning the printer by which it has an optical print head and this optical print head becomes large.

[0012] This invention aims at offering the optical print head equipped with IC for actuation and this IC for actuation for amending a gap of the image formation location produced with the mechanical or optical deflection of an optical print head in view of such a problem.

[0013]

[Means for Solving the Problem] In order to attain the above-mentioned object, IC for actuation of this invention The actuation circuit which generates the driving signal for making n components drive in IC for actuation for component actuation based on n data signals which constitute 1 set of data signal groups so that it may indicate to claim 1, x steps of latch circuits in which said x sets of data signal groups [each of] are stored, The strobe control circuit which generates y strobe signals for setting up the timing which sends out the data signal which corresponds for said every component to said actuation circuit, While choosing from said x steps of latch circuits the data signal which corresponds for said every component and forming 1 set of data signal groups with n data signals It is characterized by having the selection circuitry which sends out each data signal which constitutes the data signal group of this one group to said actuation circuit according to said y strobe signals to which it is given from said strobe control circuit.

[0014] By such IC for actuation, in case the driving signal for driving n components is generated based on n data signals, in order to make each component drive normally, 1 set of data signal groups are obtained by n data signals which corresponded for every component being chosen from x sets of data signals stored in x steps of latch circuits by the selection circuitry. Each component can be normally operated by giving the data signal which constitutes 1 set of data signal groups which it was chosen by this selection circuitry and obtained to an actuation circuit according to the strobe signal corresponding to each, and generating and outputting a driving signal. A signal which is set to 1 to 1 to each component is sufficient as the driving signal generated at this time, and the signal for carrying out time-sharing actuation is sufficient as it.

[0015] Moreover, while having the shift register which sends out n data signals to said the 1st step of latch circuit in juxtaposition after said n data signals are inputted every m pieces so that it may indicate to claim 2, you may make it said x steps of each latch circuit send out n data signals in juxtaposition to the latch circuit connected to the latter part in such an IC for actuation. At this time, a shift register is not cared about as what is serially inputted into a data signal for every bit, and it does not matter as that into which a data signal is inputted every two or more bits.

[0016] Moreover, while having the store circuit which memorizes the actuation timing of each of said component so that it may indicate to claim 3, according to said actuation timing memorized in said store circuit, the timing by which each n data signal with which said n data signals were chosen and this chosen from said x steps of latch circuits is sent out to said actuation circuit is set up. That actuation timing can operate the component set up late according to the strobe signal generated to late timing among the data signals which the data signal could be chosen from the latter latch circuit at this time, for example, the component to which that

actuation timing was set late, and chosen further.

[0017] Moreover, as indicated to claim 4, while said n components are n light-emitting parts which constitute a light emitting device, when these two or more light-emitting parts are allotted to the single tier, in said selection circuitry, the data signal corresponding to said each light-emitting part may be made to be chosen to the array direction of said n light-emitting parts based on the image formation location of each of said light-emitting part in a vertical direction. Therefore, Y deflection of the image formation location of each light-emitting part by the mechanical or optical factor can be amended, and linearity can be improved.

[0018] Moreover, as indicated to claim 5, while being IC for actuation for driving the light-emitting part of said light emitting device with which it had said IC for actuation in the optical print head When the printing direction of the printer which used said optical print head is made into the bottom and the image formation location of the light-emitting part located in the bottom among said two or more light-emitting parts is made into a criteria location, The data signal corresponding to the light-emitting part which makes the location distant from said criteria location in said printing direction an image formation location may be made to be chosen from a latter latch circuit.

[0019] When the data signal in a latch circuit amends every line as it changes to a latter latch circuit whenever it switches on the light once at this time, for example, a light-emitting part, at the time of the first burning, the data signal corresponding to the light-emitting part with which that image formation location turns into a criteria location among the data signals of the 1st line is chosen. And at the time of the 2nd burning, the data signal corresponding to the light-emitting part with which the image formation location turns into a criteria location among the data signal corresponding to the light-emitting part with which the image formation location turns into location [location / criteria] shifted by one line among the data signals of the 1st line, and the data signal of the 2nd line is chosen. By performing such actuation repeatedly, generating of Y deflection by gap of an image formation location can be suppressed, and linearity can be improved.

[0020] Moreover, as said y strobe signals occur for every printing line period, when they shift the luminescence timing of each light-emitting part, highly precise Y deflection amendment can be performed so that it may indicate to claim 6. At this time, the image formation location of said light-emitting part said light-emitting part in the location more distant from this image formation location to the printing line located in the nearest location while being located in the printing direction bottom so that it may indicate to claim 7 Linearity is improvable in a higher precision sending out and driving a data signal in said actuation circuit according to said strobe signal generated to later timing in said printing line period.

[0021]. The light emitting device in which an optical print head according to claim 8 has n light-emitting parts, x steps of latch circuits in which x sets of each data signal groups which consist of n data signals are stored, The selection circuitry which forms 1 set of data signal groups with n data signals chosen while choosing from said x steps of latch circuits the data signal which corresponds for said every light-emitting part, The shift register outputted outside in order while storing temporarily the data signal chosen by this selection circuitry, It is characterized by having IC for actuation equipped with the actuation circuit which generates the driving signal for making said n light-emitting parts drive based on n data signals which constitute 1 set of data signal groups given from preparation ***** and a control circuit.

[0022] In such an optical print head, since a gap of the image formation location of the direction of Y for every printing line of each light-emitting part can be amended in a control circuit, printing by which Y deflection amendment was carried out also considering IC for actuation as a conventional thing can be performed.

[0023] Moreover, it has the memory in which the actuation timing of each of said light-emitting part based on the image formation location of each of said light-emitting part in a vertical direction is stored to the array direction of said n light-emitting parts so that it may indicate to claim 9. The store circuit which memorizes said actuation timing by which reading appearance was carried out from said memory is established in said control circuit, and it sets to said control circuit. According to said actuation timing memorized in said store circuit, said n data signals may be made to be chosen from said x steps of latch circuits.

[0024] Furthermore, when the printing direction of the printer which used said optical print head is made into the bottom and the image formation location of the light-emitting part located in the bottom among said two or more light-emitting parts is made into a criteria location so that it may indicate to claim 10, Said actuation timing may be made to be set up so that the data signal corresponding to the light-emitting part which makes the location distant from said criteria location in said printing direction an image formation location may be chosen from a latter latch circuit.

[0025] The light emitting device in which an optical print head according to claim 11 has n light-emitting parts, The actuation circuit which generates the driving signal for making said n light-emitting parts drive based on n data signals which constitute 1 set of data signal groups, The strobe control circuit which generates y strobe signals generated for every printing line period for setting up the timing which sends out the data signal which corresponds for said every light-emitting part to said actuation circuit, It is characterized by having IC for actuation equipped with the selection circuitry which sends out the data signal in said 1 set of data signal groups which corresponds for said every light-emitting part to said actuation circuit according to said y strobe signals to which it is given from said strobe control circuit.

[0026] In such an optical print head, since a gap of the image formation location of the direction of Y can be amended for every printing line period by IC for actuation by setting up the luminescence timing of each light-emitting part to the timing according to a gap of the image formation location of the direction of Y, printing by which Y deflection amendment was carried out can be performed.

[0027] Moreover, it has the memory in which the actuation timing of each of said light-emitting part based on the image formation location of each of said light-emitting part in a vertical direction is stored to the array direction of said n light-emitting parts so that it may indicate to claim 12. The store circuit which memorizes said actuation timing by which reading appearance was carried out to said IC for actuation from said memory is prepared, and it sets in said IC for actuation. According to said actuation timing memorized in said store circuit, the timing by which each n data signal chosen in said control circuit is sent out to said actuation circuit may be made to be set up.

[0028] Furthermore, when the printing direction of the printer which used said optical print head is made into the bottom and the image formation location of the light-emitting part located in the bottom among said two or more light-emitting parts is made into a criteria location so that it may indicate to claim 13, Said light-emitting part which has the image formation location of said light-emitting part in the location more distant to said criteria location Actuation timing may be made to be set up so that a data signal may be sent out to said actuation circuit and it may drive according to said strobe signal generated to later timing in said printing line period.

[0029] The light emitting device in which an optical print head according to claim 14 has n light-emitting parts, The actuation circuit which generates the driving signal for making said n light-emitting parts drive based on n data signals which constitute 1 set of data signal groups, x steps of latch circuits in which said x sets of data signal groups [each of] are stored, The strobe control circuit which generates y strobe signals for setting up the timing which sends out the data signal which corresponds for said every light-emitting part to said actuation circuit, While choosing from said x steps of latch circuits the data signal which corresponds for said every light-emitting part and forming 1 set of data signal groups with n data signals It is characterized by having IC for actuation equipped with the selection circuitry which sends out each data signal which constitutes the data signal group of this one group to said actuation circuit according to said y strobe signals to which it is given from said strobe control circuit.

[0030] While the shift register which sends out n data signals to said the 1st step of latch circuit in juxtaposition is prepared in said IC for actuation after said n data signals are inputted every m pieces so that it may indicate to claim 15, you may make it said x steps of each latch circuit send out n data signals in juxtaposition to the latch circuit connected to the latter part in such an optical print head.

[0031] Moreover, have the memory in which the actuation timing of each of said light-emitting part based on the image formation location of each of said light-emitting part in a vertical direction is stored to the array direction of said n light-emitting parts, and it sets in said IC for actuation so that it may indicate to claim 16. While the store circuit which memorizes said actuation timing by which reading appearance was carried out from said memory is prepared According to said actuation timing memorized in said store circuit, the timing by which each n data signal with which said n data signals were chosen and this chosen from said x steps of latch circuits is sent out to said actuation circuit may be made to be set up.

[0032] By doing in this way, initial setting can be performed by writing the timing for actuation stored in the memory of non-volatiles, such as a flash memory, in the store circuit in IC for actuation at the time of setting-out modification of a power up etc.

[0033] The light emitting device in which an optical print head according to claim 17 has n light-emitting parts, x steps of latch circuits in which x sets of each data signal groups which consist of n data signals are stored, The 1st selection circuitry which forms 1 set of data signal groups with n data signals chosen while choosing from

said x steps of latch circuits the data signal which corresponds for said every light-emitting part, The 1st shift register outputted outside in order while storing temporarily the data signal chosen by this 1st selection circuitry, The actuation circuit which generates the driving signal for making said n light-emitting parts drive based on n data signals which constitute preparation ***** and 1 set of data signal groups, The strobe control circuit which generates y strobe signals for setting up the timing which sends out the data signal which corresponds for said every light-emitting part to said actuation circuit, It is characterized by having IC for actuation equipped with the 2nd selection circuitry which sends out the data signal which is sent out, and which corresponds for said every light-emitting part to said actuation circuit according to said y strobe signals to which it is given from said strobe control circuit from said control circuit.

[0034] In such an optical print head, coarser Y deflection amendment for every printing line in a control circuit is performed first. Thus, if the data signal with which coarser Y deflection amendment was performed is given to IC for actuation, in IC for actuation, fine adjustment of the timing in the printing line period of the data signal given to each light-emitting part will be performed. Therefore, in IC for actuation, Y deflection amendment with a still higher precision is performed.

[0035] While the 2nd shift register which sends out n data signals to said the 1st step of latch circuit in juxtaposition is prepared in said control circuit after said n data signals are inputted every m pieces so that it may indicate to claim 18, you may make it said x steps of each latch circuit send out n data signals in juxtaposition to the latch circuit connected to the latter part.

[0036] It has the memory in which the actuation timing of each of said light-emitting part based on the image formation location of each of said light-emitting part in a vertical direction is stored to the array direction of said n light-emitting parts so that it may indicate to claim 19. The 1st store circuit which memorizes said actuation timing by which reading appearance was carried out from said memory is established in said control circuit. The 2nd store circuit which memorizes said actuation timing by which reading appearance was carried out to said IC for actuation from said memory is prepared, and it sets to said control circuit. According to said actuation timing memorized in said 1st store circuit, said n data signals are chosen from said x steps of latch circuits, and it sets in said IC for actuation. According to said actuation timing memorized in said 2nd store circuit, the timing by which each n data signal chosen in said control circuit is sent out to said actuation circuit may be made to be set up.

[0037] By doing in this way, initial setting can be performed by writing the timing for actuation stored in the memory of non-volatiles, such as a flash memory, in the 1st store circuit in a control circuit, and the 2nd store circuit in IC for actuation at the time of setting-out modification of a power up etc.

[0038] Moreover, when the printing direction of the printer which used said optical print head is made into the bottom and the image formation location of the light-emitting part located in the bottom among said two or more light-emitting parts is made into a criteria location so that it may indicate to claim 20, The data signal corresponding to the light-emitting part which makes the location distant from said criteria location in said printing direction an image formation location by said actuation timing being set up so that it may be chosen from a latter latch circuit Generating of Y deflection by gap of an image formation location can be suppressed, and linearity can be improved.

[0039] Said y strobe signals occur for every printing line period so that it may indicate to claim 21. Said light-emitting part which has the image formation location of said light-emitting part in the location more distant from this image formation location to the printing line located in the nearest location while being located in the printing direction bottom Linearity is improvable in a higher precision a data signal being sent out to said actuation circuit, and driving according to said strobe signal generated to later timing in said printing line period.

[0040]

[Embodiment of the Invention] Below, the gestalt of operation of this invention is explained with reference to a drawing. The configuration shown by drawing 1 and drawing 2 is a common configuration in the gestalt of each operation mentioned later. And the optical print head which has a light-emitting part 1, SLA2, a lens holder 3, and locator pins 4a and 4b serves as an internal configuration which is expressed with the block diagram of drawing 2 like drawing 1.

[0041] Like drawing 2, in the optical print head of this operation gestalt, the luminescence elements 1 consist of 4992 light-emitting part #1-#4992, and the objects ICa1-ICa26 for 26 actuation for making these light-emitting part #1-#4992 drive every 192 pieces are formed. Moreover, it has the memory 5 which consisted of

flash memories which store the data about a location gap of the direction of Y of light-emitting part #1-#4992. moreover, the control circuit 6 which the data to memory 5 carry out reading appearance, and gives data to writing and actuation ICa1-ICa26, and performs motion control may be added. In addition, each following operation gestalt mentions and explains to an example that by which the number of ICs for actuation is 26, and a light-emitting part is constituted from 4992 pieces.

[0042] ICa for actuation in such an optical print head (it is equivalent to the actuation ICa1-ICa26 of drawing 2) The 192-bit shift register 11 which incorporates the 4-bit data signal inputted from the data input terminals SI0-SI3 as shown in the block diagram of drawing 3 , It has the latch circuit 12 which incorporates to juxtaposition the data signal incorporated with the shift register 11 every 192 bitwises, and Y location amendment data store circuit 13 which stores 192 sets of amendment data for performing amendment of the direction of Y.

[0043] Moreover, ICa for actuation has the timing-control circuit 14 which supplies a predetermined timing signal to each part, the selection circuitry 15 which chooses the data signal stored in the latch circuit 12 according to the amendment data in which it was stored in Y location amendment data store circuit 13, the drive circuit 16 which outputs a driving signal to output terminals DO1-DO192 according to the data signal chosen by the selection circuitry 15, and the current-supply circuit 17 which supplies constant current to the drive circuit 16.

[0044] Thus, the detailed configuration and the actuation of an optical print head which are constituted are explained in the gestalt of each operation shown below.

The gestalt of operation of the 1st of <gestalt of the 1st operation> this invention is explained with reference to a drawing. Drawing 4 is the block circuit diagram showing the internal configuration of IC for actuation prepared in the optical print head in this operation gestalt.

[0045] As mentioned above, when ICa for actuation consists of these operation gestalten like drawing 3 , while a latch circuit 12 is considered as the configuration to which five steps of latch circuits of a 192-bit configuration were connected serially, the 192-bit data signal outputted to the latch circuit of each stage in a latch circuit 12 from the latch circuit of a shift register 11 or the preceding paragraph is inputted into parallel. Moreover, the 192-bit data signal outputted from the latch circuit of each stage in a latch circuit 12 is given to a selection circuitry 15.

[0046] And in a selection circuitry 15, the 192-bit data signal chosen from the 192x5-bit data signal given from a latch circuit 12 according to the 192x5-bit amendment data of the 192x9-bit amendment data given from Y location amendment data store circuit is outputted to the drive circuit 16 according to the internal strobe signals STB1-STB4 supplied from the timing-control circuit 14 chosen by the 192x4-bit remaining amendment data.

[0047] Y location amendment data store circuit 13 can consist of 192x9-bit latch circuits so that 192 amendment data which consist of 9 bits can be memorized corresponding to a data signal. And the writing of the amendment data to Y location amendment data store circuit 13 can be beforehand performed based on the signal of the 192-piece unit supplied to juxtaposition from a shift register 11.

[0048] That is, when reading appearance of the amendment data stored in memory 5 is carried out by the control circuit of the body of a printer, or the control circuit 6 in a print head and they are given to ICa for actuation, it is written in by repeating the activity which writes in only Y location amendment data store circuit 13, and memorizes each bit of amendment data through a shift register 11 as a condition 9 times.

[0049] The detailed configuration of ICa for actuation constituted in this way with reference to drawing 4 below is explained. In addition, drawing 4 shows the circuit block diagram based on an output terminal DO 1, in order to simplify explanation, and since it becomes the same about other output terminals DO2-DO192, it omits it.

[0050] A latch circuit 12 has the latch circuits 12a-12e which can store a 192-bit data signal. The 192-bit data signal stored in the shift register 11 at latch circuit 12a The 192-bit data signal stored in latch circuit 12b at latch circuit 12a The 192-bit data signal stored in latch circuit 12c at latch circuit 12b The 192-bit data signal with which the 192-bit data signal stored in latch circuit 12c was stored in latch circuit 12e at 12d of latch circuits is given to 12d of latch circuits according to the load signal LOAD, respectively.

[0051] Moreover, the 192x5-bit data signal stored in each of these latch circuits 12a-12e is simultaneously sent out to a selection circuitry 15 according to the load signal LOAD. Thus, in order that the selection circuitry 15 to which a 192x5-bit data signal is given may choose the 192-bit data signal for giving each of output terminals DO1-DO192, 192 sets of gate circuits which consisted of the gate circuit and the four AND gates G11-G14 which consisted of the five AND gates G1-G5 and the one OR gate G6, and the one OR gate G15 are

constituted, respectively.

[0052] since this selection circuitry 15 sends out a data signal to the drive circuit 16 according to any one signal of the internal strobe signals STB1-STB4 generated in the strobe control circuit 18 -- the OR gates G6 and G15 -- respectively -- since -- it has the 192 AND gates G7 where an output is inputted. moreover, the current to which the drive circuit 16 is supplied from a current-supply circuit 17 -- amplifying -- output terminals DO1-DO192 -- it is constituted by 192 current amplifier 16a which boils, respectively and is supplied.

[0053] Moreover, as a wave is shown in drawing 5, and it is a circuit for generating the internal strobe signals STB1-STB4 for dividing the period specified by the external strobe signal (reversal STB) at two or more periods, for example, is shown in drawing 6, the counter which combined logic-gate circuit Ga-Gd of plurality (four) with two flip-flops FF1 and FF2 can constitute the strobe control circuit 18.

[0054] Specifically, the supply voltage VDD1 which is a high is inputted into the input terminals J and K of JK-flip-flop FF1. An external strobe signal (reversal STB) is reversed and inputted into the clock input terminal CLK by the inverter 35. Signal QA is outputted from the output terminal Q of a flip-flop FF 1, and Signal Qa is outputted from an output terminal (reversal Q). Signal QA is inputted into the input terminals J and K of JK-flip-flop FF2, and strobe signal STB is inputted into the clock input terminal CLK. Signal QB is outputted from the output terminal Q of a flip-flop FF 2, and Signal Qb is outputted from ***** (reversal Q).

[0055] The logic-gate circuit Ga takes the AND of Signal QA, Signal Qb, and strobe signal STB, and outputs internal strobe signal STB1. The logic-gate circuit Gb takes the AND of Signal Qa, Signal QB, and strobe signal STB, and outputs internal strobe signal STB2. The logic-gate circuit Gc takes the AND of Signal QA, Signal QB, and strobe signal STB, and outputs internal strobe signal STB3. The logic-gate circuit Gd takes the AND of Signal Qa, Signal Qb, and strobe signal STB, and outputs internal strobe signal STB4. In addition, as for the reset input terminal R of flip-flops FF1 and FF2, the load signal LOAD is inputted as a reset signal.

[0056] Thus, the strobe control signal generating circuit 14 generates four internal strobe signals STB1-STB4 based on one external strobe signal (reversal STB). That is, since a control signal (external strobe signal) is supplied using a small number of signal line rather than the number of internal strobe signals, while being able to reduce the number of the terminals of a control signal linked to the exterior and being able to attain the miniaturization of IC, the numbers of external wiring, such as wire bond wiring, are reducible.

[0057] Here, if it explains based on an output terminal DO 1, 5-bit amendment data da-de outputted from Y location amendment data store circuit 13 will be inputted into the five AND gates G1-G5, respectively. Moreover, the data signal for giving an output terminal DO 1 from latch circuits 12a-12e is inputted into these AND gates G1-G5 for every bit. In the OR gate G6, the output from the AND gate where the output from the AND gates G1-G5 was inputted, and the amendment data which become yes among amendment data da-de were inputted turns into an output of the OR gate G6.

[0058] Moreover, 4-bit amendment data ta-td outputted from Y location amendment data store circuit 13 is inputted into the four AND gates G11-G14, respectively. And the internal strobe signals STB1-STB4 generated in the strobe control circuit 18 are inputted into these AND gates G11-G14, respectively. In the OR gate G15, the output from the AND gate where the output from the AND gates G11-G14 was inputted, and the amendment data which become yes among amendment data ta-td were inputted turns into an output of the OR gate G15. and the OR gates G6 and G15 -- each output is given to the AND gate G7, and the data signal chosen by amendment data da-de is sent out to current amplification circuit 16a through the AND gate G7 according to the internal strobe signals STB1-STB4 chosen by amendment data ta-td.

[0059] Every 4 bits, the data signal outputted from a shift register 11 is outputted from the data signal output terminals SO0-SO3, and is inputted into the input terminals SI0-SI3 of adjoining ICa for actuation. Moreover, the clock CLK inputted into the clock input terminal CI is outputted from the clock output terminal CO through a buffer B1, and is inputted into the clock input terminal CI of adjoining ICa for actuation. The load signal LOAD inputted into the load signal input terminal LI is outputted from the load signal output terminal LO through buffer B-2, and is inputted into the load signal input terminal LI of adjoining ICa for actuation.

[0060] Thus, actuation of the optical print head in which the objects ICa1-ICa26 for actuation constituted were formed is explained with reference to drawing 7 and drawing 8. Drawing 7 is drawing showing the printing image after the image formation location of the direction of Y of a light-emitting part, and amendment, and drawing 8 is a timing chart which shows actuation of IC for actuation.

[0061] First, with reference to drawing 7, it explains briefly. In addition, drawing 7 explains the number of light-emitting parts as 17 dots, in order to simplify explanation. Moreover, the direction of paper feed (it

becomes the printing direction and the direction of reverse) is made into the direction of the arrow head of drawing 7. this time -- first -- each -- the image formation location of light-emitting part #1-#17 is checked using the location measurement by CCD (Charge Coupled Device), the printed measurement of linear deflection. and it was checked at this time -- each -- from the image formation location of light-emitting part #1-#17 -- each -- amendment data da-de and ta-td showing the burning timing of light-emitting part #1-#17 are set up. And amendment data da-de and ta-td which were set up are written in memory 5 by the control circuit 6. [0062] namely, -- first -- drawing 7 (a) -- like -- light-emitting part #1-#17, while each image formation location is checked When light-emitting part #17 from which the image formation location serves as the bottom among light-emitting part #1-#17 become a criteria location, Light-emitting part #15-#17 are received like drawing 7 (b). The amendment data da The amendment data db receive light-emitting part #3, #4, #11, and #12 to light-emitting part #1, #2, #13, and #14. The amendment data dc To light-emitting part #5-#7, #9, and #10, to light-emitting part #8, the amendment data de are set up, respectively and the amendment data dd are stored in memory 5.

[0063] As opposed to that whose image formation location of this amendment data da-de is near a criteria location, respectively da As opposed to what is the location where the image formation location shifted in the direction of paper feed by the abbreviation for one line from the criteria location db As opposed to what is the location where the image formation location shifted in the direction of paper feed by the abbreviation for two lines from the criteria location dc To that whose image formation location is a location where the image formation location shifted [dd] in the direction of paper feed from the criteria location by the abbreviation for four lines to what is the location which shifted in the direction of paper feed by the abbreviation for three lines from the criteria location, it is given, and de makes and is set up.

[0064] Thus, if Y location amendment is performed using amendment data da-de for performing Y location amendment for every set-up line, the image formation location of light-emitting part #1-#17 checked like drawing 7 (a) will be amended like drawing 7 (c). However, even if it performs Y location amendment for every line so that clearly from drawing 7 (c), the gap of the image formation location of each light-emitting part in a criteria location is not canceled thoroughly yet. Then, between a criteria location and the locations which shifted in the direction of paper feed by the abbreviation for one line from the criteria location is further divided into four fields, and amendment data ta-td for performing Y location amendment to a gap of the image formation location for every field is set up. In addition, width of face between each line is set to L.

[0065] Light-emitting part #1, #3, #5, #8, #10, #12, #14, and #17 are received like drawing 7 (d). Namely, the amendment data ta To light-emitting part #6 and #16, to light-emitting part #2, #4, #9, #11, and #13, the amendment data tc are set up, respectively and the amendment data td are stored [the data] in memory 5 for the amendment data tb to light-emitting part #7 and #15.

[0066] As opposed to that whose image formation location of this amendment data ta-td is near a criteria location the amendment data ta As opposed to what is the location where the image formation location shifted in the direction of abbreviation (1/4) L paper feed from the criteria location the amendment data tb To that whose image formation location is a location where the image formation location shifted [the amendment data tc] in the direction of abbreviation (3/4) L paper feed from the criteria location to what is the location which shifted in the direction of abbreviation (1/2) L paper feed from the criteria location, it is given, and the amendment data td make and are set up.

[0067] for example, when it acted as powering on, it was stored in memory 5 in this way -- each -- reading appearance of amendment data da-de and ta-td to light-emitting part #1-#17 is carried out by the control circuit of the body of a printer, or the control circuit 6 in a print head, they are given to ICa for actuation, and are stored in Y location amendment data store circuit 13 through a shift register 11.

[0068] And the data signal stored in latch circuit 12a is first given to the AND gate G7 through the AND gate G1 and the OR gate G6 which were prepared to each of the output terminals DO15-DO17 to which the amendment data da are given. If internal strobe signal STB1 is sent out from the strobe control circuit 18 at this time, the output of the AND gate G11 established in the output terminal DO 17 to which the amendment data ta are given will serve as HI, and the output of this AND gate G11 will be given to the AND gate G7 through the OR gate G15. Therefore, the data signal stored in latch circuit 12a is given, a current supply source is carried out to light-emitting part #17, and printing near a criteria location is performed to current amplification circuit 16a prepared to the output terminal DO 17.

[0069] Moreover, if internal strobe signal STB2 is sent out from the strobe control circuit 18, the output of the

AND gate G12 established in the output terminal DO 16 to which the amendment data tb are given will serve as HI, and the output of this AND gate G12 will be given to the AND gate G7 through the OR gate G15.

Therefore, the data signal stored in latch circuit 12a is given to current amplification circuit 16a prepared to the output terminal DO 16, a current supply source is carried out to light-emitting part #16, and printing of the location [location / criteria] L Shifted (1/4) is performed.

[0070] Furthermore, if internal strobe signal STB4 is sent out after internal strobe signal STB3 is sent out from the strobe control circuit 18, the output of the AND gate G14 established in the output terminal DO 15 to which the amendment data td are given will serve as HI, and the output of this AND gate G14 will be given to the AND gate G7 through the OR gate G15. Therefore, the data signal stored in latch circuit 12a is given to current amplification circuit 16a prepared to the output terminal DO 15, a current supply source is carried out to light-emitting part #15, and printing of the location [location / criteria] L Shifted (3/4) is performed. Termination of printing of this line stores in latch circuit 12b the data signal stored in latch circuit 12a.

[0071] Next, when printing of the location [location / criteria] shifted one line is performed, the data signal stored in latch circuit 12b is given to the AND gate G7 through the AND gate G2 and the OR gate G6 which were prepared to each of the output terminals DO1, DO2, DO13, and DO14 to which the amendment data db are given. If internal strobe signal STB1 is sent out from the strobe control circuit 18 at this time, the output of the AND gate G11 established in the output terminals DO1 and DO14 to which the amendment data ta are given will serve as HI, and the output of this AND gate G11 will be given to the AND gate G7 through the OR gate G15. Therefore, the data signal stored in latch circuit 12b is given to current amplification circuit 16a prepared to output terminals DO1 and DO14, a current supply source is carried out to light-emitting part #1 and #14, and printing of the location shifted one line is performed.

[0072] moreover, the output terminals DO2 and DO13 to which the amendment data tc will be given if internal strobe signal STB3 is sent out after internal strobe signal STB2 is sent out from the strobe control circuit 18 -- the output of the AND gate G13 which was alike, respectively and was prepared serves as HI, and the output of this AND gate G13 is given to the AND gate G7 through the OR gate G15. Therefore, the data signal stored in latch circuit 12b is given to current amplification circuit 16a prepared to output terminals DO2 and DO13, a current supply source is carried out to light-emitting part #2 and #13, and printing of the location [location / shifted one line] L Shifted further (1/2) is performed.

[0073] Furthermore, after internal strobe signal STB4 is sent out and printing of this line is completed from the strobe control circuit 18, the data signal stored in latch circuit 12b is stored in latch circuit 12c.

[0074] Next, when printing of the location [location / criteria] shifted two lines is performed, the data signal stored in latch circuit 12c is given to the AND gate G7 through AND-gate G3 and the OR gate G6 which were prepared to each of the output terminals DO3, DO4, DO11, and DO12 to which the amendment data dc are given. If internal strobe signal STB1 is sent out from the strobe control circuit 18 at this time, the output of the AND gate G11 established in the output terminals DO3 and DO12 to which the amendment data ta are given will serve as HI, and the output of this AND gate G11 will be given to the AND gate G7 through the OR gate G15. Therefore, the data signal stored in latch circuit 12c is given to current amplification circuit 16a prepared to output terminals DO3 and DO12, a current supply source is carried out to light-emitting part #3 and #12, and printing of the location shifted two lines is performed.

[0075] moreover, the output terminals DO4 and DO11 to which the amendment data tc will be given if internal strobe signal STB3 is sent out after internal strobe signal STB2 is sent out from the strobe control circuit 18 -- the output of the AND gate G13 which was alike, respectively and was prepared serves as HI, and the output of this AND gate G13 is given to the AND gate G7 through the OR gate G15. Therefore, the data signal stored in latch circuit 12c is given to current amplification circuit 16a prepared to output terminals DO4 and DO11, a current supply source is carried out to light-emitting part #4 and #11, and printing of the location [location / shifted two lines] L Shifted further (1/2) is performed.

[0076] Furthermore, after internal strobe signal STB4 is sent out and printing of this line is completed from the strobe control circuit 18, the data signal stored in latch circuit 12c is stored in 12d of latch circuits.

[0077] Next, when printing of the location [location / criteria] shifted three lines is performed, the data signal stored in 12d of latch circuits is given to the AND gate G7 through the output terminals DO5-DO7 to which the amendment data dd are given, the AND gate G4 prepared to each of DO9 and DO10, and the OR gate G6. If internal strobe signal STB1 is sent out from the strobe control circuit 18 at this time, the output of the AND gate G11 established in the output terminals DO5 and DO10 to which the amendment data ta are given will serve as

HI, and the output of this AND gate G11 will be given to the AND gate G7 through the OR gate G15. Therefore, the data signal stored in 12d of latch circuits is given to current amplification circuit 16a prepared to output terminals DO5 and DO10, a current supply source is carried out to light-emitting part #5 and #10, and printing of the location shifted three lines is performed.

[0078] Moreover, if internal strobe signal STB2 is sent out from the strobe control circuit 18, the output of the AND gate G12 established in the output terminal DO 6 to which the amendment data tb are given will serve as HI, and the output of this AND gate G12 will be given to the AND gate G7 through the OR gate G15.

Therefore, the data signal stored in 12d of latch circuits is given to current amplification circuit 16a prepared to the output terminal DO 6, a current supply source is carried out to light-emitting part #6, and printing of the location [location / shifted three lines] L Shifted further (1/4) is performed.

[0079] Moreover, if internal strobe signal STB3 is sent out from the strobe control circuit 18, the output of the AND gate G13 established in the output terminal DO 9 to which the amendment data tc are given will serve as HI, and the output of this AND gate G13 will be given to the AND gate G7 through the OR gate G15.

Therefore, the data signal stored in 12d of latch circuits is given to current amplification circuit 16a prepared to the output terminal DO 9, a current supply source is carried out to light-emitting part #9, and printing of the location [location / shifted three lines] L Shifted further (1/2) is performed.

[0080] Furthermore, if internal strobe signal STB4 is sent out from the strobe control circuit 18, the output of the AND gate G14 established in the output terminal DO 7 to which the amendment data td are given will serve as HI, and the output of this AND gate G14 will be given to the AND gate G7 through the OR gate G15.

Therefore, the data signal stored in 12d of latch circuits is given to current amplification circuit 16a prepared to the output terminal DO 7, a current supply source is carried out to light-emitting part #7, and printing of the location [location / shifted three lines] L Shifted further (3/4) is performed. Termination of printing of this line stores in latch circuit 12e the data signal stored in 12d of latch circuits.

[0081] When printing of the location [location / criteria] shifted four lines is finally performed, the data signal stored in latch circuit 12e is given to the AND gate G7 through the AND gate G5 and the OR gate G6 which were prepared to the output terminal DO 8 to which the amendment data de are given. If internal strobe signal STB1 is sent out from the strobe control circuit 18 at this time, the output of the AND gate G11 established in the output terminal DO 8 to which the amendment data ta are given will serve as HI, and the output of this AND gate G11 will be given to the AND gate G7 through the OR gate G15. Therefore, the data signal stored in latch circuit 12e is given to current amplification circuit 16a prepared to the output terminal DO 8, a current supply source is carried out to light-emitting part #8, and printing of the location shifted four lines is performed.

[0082] Then, if the internal strobe signals STB2-STB4 are sent out, the printing image after amendment will become like drawing 7 (e) eventually, and the linearity will be substantially improved compared with drawing 7 (c).

[0083] Thus, the data of the line which carries out current printing to light-emitting part #15-#17 The data in front of one line of the line which carries out current printing to light-emitting part #1, #2, #13, and #14 The data in front of four lines of the line as for which the data in front of three lines of the line as for which the data in front of two lines of the line which carries out current printing carry out current printing light-emitting part #5-#7, #9, and #10 carry out current printing light-emitting part #8 are given to light-emitting part #3, #4, #11, and #12, respectively.

[0084] furthermore -- above -- each -- each data with which it is going to be given light-emitting part #1-#17 When internal strobe signal STB1 is given and internal strobe signal STB2 is given to light-emitting part #1, #3, #5, #8, #10, #12, #14, and #17 When internal strobe signal STB3 is given to light-emitting part #6 and #16 and internal strobe signal STB4 is given to light-emitting part #2, #4, #9, #11, and #13, it is given to light-emitting part #7 and #15, respectively.

[0085] Next, the timing chart of drawing 8 explains detailed actuation of this optical printer head. If the amendment data already stored in memory 5 by performing actuation mentioned above are written in, first, a setpoint signal SET will become yes from a low, and the writing to Y location amendment data store circuit 13 will be forbidden to Y location amendment data store circuit 13.

[0086] And the data signal for one line (4992 bits) is given to the data input terminals SI0-SI3 of ICa26 for actuation located in an edge one by one every 4 bits, and this is incorporated by the shift register 11 for [ICa1-ICa26] actuation synchronizing with Clock CLK. The data signal of the 1st, the 5th, the 9th, and -- namely, for the data input terminal SI 0 of ICa26 for actuation The data signal of the 2nd, the 6th, the 10th, and -- for the

data input terminal SI 1 of ICa26 for actuation The data signal of the 3rd, the 7th, the 11th, and -- is given to the data input terminal SI 2 of ICa26 for actuation, and the data signal of the 4th, the 8th, the 12th, and -- is given to the data input terminal SI 3 of ICa26 for actuation, respectively.

[0087] And when the 1248th clock CLK is inputted, the 1-192nd, the 193-384th, --, the 4801-4992nd data signals are stored in the shift register 11 for [ICa1, ICa2, --, ICa26] actuation among the data signals of the 1st line, respectively. Thus, if the data signal of the 1st line is stored in the shift register 11 for [ICa1-ICa26] actuation, Clock CLK will stop and the high load signal LOAD will be given.

[0088] If this load signal LOAD is given, in the objects ICa1-ICa26 for actuation, the data signal of the 1st line stored in the shift register 11 will be written in latch circuit 12a. The data signal written in this latch circuit 12a is inputted into the AND gate G7 through the AND gate G1 and the OR gate G6 where the amendment data da are given. Therefore, the data signal given to the light-emitting part of the location (near a criteria location) where the amendment data da were given among the data signals of the 1st line stored in latch circuit 12a is inputted into the AND gate G7 from latch circuit 12a.

[0089] And again, after making the load signal LOAD into a low, while starting the input of Clock CLK, the external strobe signal (reversal STB) used as a low pulse signal is given 4 times. At this time, as drawing 5 explained, the internal strobe signals STB1-STB4 are outputted in order of [control circuit / 18 / strobe] STB1, STB2, STB3, and STB4.

[0090] Therefore, since internal strobe signal STB1 is first given to the AND gate G7 through the AND gate G11 and the OR gate G15 where the amendment data ta are given, the data signal given to the light-emitting part which exists near [of the 1st line] a criteria location is given to the drive circuit 16. Next, since the AND gate G7 is given through the AND gate G12 and the OR gate G15 where internal strobe signal STB2 is given, and the amendment data tb are given, the data signal given to the light-emitting part which exists in the location [location / of the 1st line / criteria] L Shifted (1/4) is given to the drive circuit 16.

[0091] Next, since the AND gate G7 is given through the AND gate G13 and the OR gate G15 where internal strobe signal STB3 is given, and the amendment data tc are given, the data signal given to the light-emitting part which exists in the location [location / of the 1st line / criteria] L Shifted (1/2) is given to the drive circuit 16. Since the AND gate G7 is given through the AND gate G14 and the OR gate G15 where internal strobe signal STB4 is given, and the amendment data td are finally given, the data signal given to the light-emitting part which exists in the location [location / of the 1st line / criteria] L Shifted (3/4) is given to the drive circuit 16. Furthermore, synchronizing with Clock CLK, the data signal of the 2nd line is incorporated by the shift register 11 of ICa for actuation at this time.

[0092] Then, if the data signal of the 2nd line is stored in the shift register 11 of ICa for actuation, while writing the data signal of the 1st line stored in latch circuit 12a by giving the high load signal LOAD in latch circuit 12b, the data signal of the 2nd line stored in the shift register 11 is written in latch circuit 12a. The data signal written in latch circuit 12a is inputted into the AND gate G7 through the AND gate G1 and the OR gate G6 where the amendment data da are given. Moreover, the data signal written in latch circuit 12b is inputted into the AND gate G7 through the AND gate G2 and the OR gate G6 where the amendment data db are given.

[0093] Therefore, since internal strobe signal STB1 is first given to the AND gate G7 through the AND gate G11 and the OR gate G15 where the amendment data ta are given, the data signal given to the light-emitting part which exists in the location [location / of the 1st line / the light-emitting part which exists near / of the 2nd line / a criteria location, and / criteria] shifted one line is given to the drive circuit 16. Next, since the AND gate G7 is given through the AND gate G12 and the OR gate G15 where internal strobe signal STB2 is given, and the amendment data tb are given, the data signal given to the light-emitting part which exists in one line and (1/4) the location L Shifted is given to the drive circuit 16 from the light-emitting part which exists in the location [location / of the 2nd line / criteria] L Shifted (1/4), and the criteria location of the 1st line.

[0094] Next, since the AND gate G7 is given through the AND gate G13 and the OR gate G15 where internal strobe signal STB3 is given, and the amendment data tc are given, the data signal given to the light-emitting part which exists in one line and (1/2) the location L Shifted is given to the drive circuit 16 from the light-emitting part which exists in the location [location / of the 2nd line / criteria] L Shifted (1/2), and the criteria location of the 1st line.

[0095] Since the AND gate G7 is given through the AND gate G14 and the OR gate G15 where internal strobe signal STB4 is given, and the amendment data td are finally given, the data signal given to the light-emitting part which exists in one line and (3/4) the location L Shifted is given to the drive circuit 16 from the light-

emitting part which exists in the location [location / of the 2nd line / criteria] L Shifted (3/4), and the criteria location of the 1st line. Furthermore, synchronizing with Clock CLK, the data signal of the 3rd line is incorporated by the shift register 11 of ICa for actuation at this time.

[0096] Then, the data signal of the 3rd line, the 2nd line, and the 1st line is first stored in each of latch circuits 12a, 12b, and 12c by repeating the actuation with Clock CLK, the load signal LOAD, and a respectively above-mentioned external strobe signal (reversal STB). And the light-emitting part of the location shifted the abbreviation for one line and each light-emitting part which exists near [of the 3rd line] a criteria location are received from the light-emitting part of the location shifted the abbreviation for two lines from the criteria location of the 1st line, and the criteria location of the 2nd line. A current is supplied in order of each line location, the location [line / each] L Shifted (1/4), the location [line / each] L Shifted (1/2), and the location [line / each] L Shifted (3/4).

[0097] Next, the data signal of the 4th line, the 3rd line, the 2nd line, and the 1st line is stored in latch circuits [12a 12b, 12c, and 12d] each. And the light-emitting part of the location [location / of the 1st line / criteria] shifted the abbreviation for three lines, As opposed to each light-emitting part which exists the light-emitting part of the location shifted the abbreviation for one line, and near [of the 4th line] a criteria location from the light-emitting part of the location shifted the abbreviation for two lines from the criteria location of the 2nd line, and the criteria location of the 3rd line A current is supplied in order of each line location, the location [line / each] L Shifted (1/4), the location [line / each] L Shifted (1/2), and the location [line / each] L Shifted (3/4).

[0098] Next, the data signal of the 5th line, the 4th line, the 3rd line, the 2nd line, and the 1st line is stored in each of latch circuits 12a, 12b, 12c, 12d, and 12e. And the light-emitting part of the location [location / of the 1st line / criteria] shifted the abbreviation for four lines, The light-emitting part of the location shifted the abbreviation for three lines from the criteria location of the 2nd line, the light-emitting part of the location [location / of the 3rd line / criteria] shifted the abbreviation for two lines, As opposed to each light-emitting part which exists the light-emitting part of the location shifted the abbreviation for one line, and near [of the 5th line] a criteria location from the criteria location of the 4th line A current is supplied in order of each line location, the location [line / each] L Shifted (1/4), the location [line / each] L Shifted (1/2), and the location [line / each] L Shifted (3/4).

[0099] Therefore, when luminescence for five lines is completed in this way, luminescence of the 1st line is completed for the first time. Then, by repeating the actuation mentioned above, the 2nd line, the 3rd line, and luminescence of -- are performed one by one, and exposure for electrostatic photograph mold printer 1 screen is performed eventually.

[0100] Thus, with this operation gestalt, amendment to a gap of Y location for every line and a gap of Y location for every field between lines is simultaneously performed in the objects ICa1-a26 for actuation. That is, a gap of a Y location like drawing 7 (a) is directly amended like drawing 7 (e) by the objects ICa1-a26 for actuation. Therefore, highly precise Y deflection amendment can be performed.

The gestalt of operation of the 2nd of <gestalt of the 2nd operation> this invention is explained with reference to a drawing. Drawing 9 is the block circuit diagram showing the configuration of the important section of the control circuit established in the optical print head in this operation gestalt. Drawing 10 is the block circuit diagram showing the internal configuration of IC for actuation prepared in the optical print head in this operation gestalt. In addition, in drawing 10, about the part shown in drawing 4, and the part used for the same object, the same sign is attached and the detailed explanation is omitted.

[0101] As mentioned above, when an optical print head consists of these operation gestalten like drawing 2, amendment data da-de is given to a control circuit 6, and amendment to a gap of Y location for every line to the data signal given to actuation ICa1-a26 is first performed in a control circuit 6. And as for the data signal amended in the control circuit 6, in the objects ICa1-a26 for actuation to which amendment data ta-td is given, amendment to a gap of Y location for every field between lines is performed further.

[0102] This control circuit 6 is constituted like drawing 9. In addition, drawing 9 shows the circuit block diagram based on light-emitting part #1, in order to simplify explanation, and since it becomes the same about other light-emitting part #2-#4992, it omits it.

[0103] The 4992-bit shift register 21 which incorporates the 4-bit data signal into which the control circuit 6 shown in drawing 9 is inputted from the data input terminals SI0-SI3, Five steps of latch circuits 22 which incorporate to juxtaposition the data signal incorporated with the shift register 21 every 4992 bitwises, Y location amendment data store circuit 23 which stores 4992 sets of amendment data for amending the direction

of Y, It has the selection circuitry 24 which chooses the data signal stored in the latch circuit 22 according to the amendment data in which it was stored in Y location amendment data store circuit 23, and the 4992-bit shift register 25 which incorporates the data signal chosen by the selection circuitry 24.

[0104] And a latch circuit 22 has the latch circuits 22a-22e which can store a 4992-bit data signal. The 4992-bit data signal stored in the shift register 21 at latch circuit 22a The 4992-bit data signal stored in latch circuit 22b at latch circuit 22a The 4992-bit data signal stored in latch circuit 22c at latch circuit 22b The 4992-bit data signal with which the 4992-bit data signal stored in latch circuit 22c was stored in latch circuit 22e at 22d of latch circuits is given to 22d of latch circuits according to the load signal LOAD, respectively.

[0105] Moreover, the 4992x5-bit data signal stored in each of these latch circuits 22a-22e is simultaneously sent out to a selection circuitry 24 according to the load signal LOAD. Thus, in order that the selection circuitry 24 to which a 4992x5-bit data signal is given may choose the 4992-bit data signal for giving each for [ICa1-a26] actuation, 4992 sets of gate circuits which consisted of the five AND gates G1-G5 and the one OR gate G6 are constituted.

[0106] And after the 4992-bit data signal chosen by this selection circuitry 24 is given to a shift register 25, it is once stored. Moreover, a shift register 25 outputs the stored 4992-bit data signal to ICa26 for actuation every 4 bits from the data output terminals SO0-SO3.

[0107] That is, if it explains based on the data signal over light-emitting part #1, 5-bit amendment data da-de outputted from Y location amendment data store circuit 23 will be inputted into the five AND gates G1-G5, respectively. Moreover, the data signal over light-emitting part #1 from latch circuits 22a-22e is inputted into these AND gates G1-G5 for every bit. In the OR gate G6, the output from the AND gate where the output from the AND gates G1-G5 was inputted, and the amendment data which become yes among amendment data da-de were inputted turns into an output. And the output of this OR gate G6 is sent out to a shift register 25.

[0108] The clock CLK inputted into the clock input terminal CI is outputted from the clock output terminal CO through a buffer B1, and is inputted into the clock input terminal CI of ICa26 for actuation. The load signal LOAD inputted into the load signal input terminal LI is outputted from the load signal output terminal LO through buffer B-2, and is inputted into the load signal input terminal LI of ICa26 for actuation.

[0109] Moreover, Y location amendment data store circuit 23 can consist of 4992x5-bit latch circuits so that 4992 amendment data which consist of 5 bits can be memorized corresponding to a data signal. And the writing of the amendment data to Y location amendment data store circuit 23 can be beforehand performed based on the signal of the 4992-piece unit supplied to juxtaposition from a shift register 21.

[0110] That is, when reading appearance of the amendment data stored in memory 5 is carried out by the control circuit of the body of a printer, or the control circuit 6 in a print head and they are given to a control circuit 6, it is written in by repeating the activity which writes in only Y location amendment data store circuit 23, and memorizes each bit of amendment data through a shift register 21 as a condition 5 times.

[0111] Moreover, as mentioned above, when ICa for actuation is constituted like drawing 3, unlike the 1st operation gestalt, a latch circuit 12 consists of one step of latch circuits of a 192-bit configuration as which the 192-bit data signal outputted from a shift register 11 is inputted into parallel. And in a selection circuitry 15, the 192-bit data signal given from a latch circuit 12 is outputted to the drive circuit 16 according to the internal strobe signals STB1-STB4 supplied from the timing-control circuit 14 chosen by the 192x4-bit amendment data given from Y location amendment data store circuit.

[0112] Y location amendment data store circuit 13 can consist of 192x4-bit latch circuits so that 192 amendment data which consist of 4 bits can be memorized corresponding to a data signal. And the writing of the amendment data to Y location amendment data store circuit 13 can be beforehand performed based on the signal of the 192-piece unit supplied to juxtaposition from a shift register 11.

[0113] That is, when reading appearance of amendment data ta-td stored in memory 5 is carried out by the control circuit of the body of a printer, or the control circuit 6 in a print head and it is given to ICa for actuation, it is written in by repeating the activity which writes in only Y location amendment data store circuit 13, and memorizes each bit of amendment data through a shift register 11 as a condition 4 times.

[0114] The detailed configuration of ICa for actuation constituted in this way with reference to drawing 10 below is explained. In addition, drawing 10 shows the circuit block diagram based on an output terminal DO 1, in order to simplify explanation, and since it becomes the same about other output terminals DO2-DO192, it omits it.

[0115] A latch circuit 12 is a latch circuit which can store a 192-bit data signal, and the 192-bit data signal

stored in the shift register 11 is given according to the load signal LOAD. Moreover, the 192-bit data signal stored in this latch circuit 12 is simultaneously sent out to a selection circuitry 15 according to the load signal LOAD. And 192 sets of gate circuits where this selection circuitry 15 consisted of the four AND gates G11-G14 and the one OR gate G15 are constituted, respectively.

[0116] Moreover, since a data signal is sent out to the drive circuit 16 according to any one signal of the internal strobe signals STB1-STB4 generated in the strobe control circuit 18, this selection circuitry 15 has the 192 AND gates G7 where the data signal and the output of the OR gate G15 which are outputted from a latch circuit 12 are inputted. In addition, about a shift register 11, the drive circuit 16, a current-supply circuit 17, and the strobe control circuit 18, it becomes being the same as that of the 1st operation gestalt (drawing 4).

[0117] That is, 4-bit amendment data ta-td outputted from Y location amendment data store circuit 13 is inputted into the four AND gates G11-G14, respectively. And the internal strobe signals STB1-STB4 generated in the strobe control circuit 18 are inputted into these AND gates G11-G14, respectively. In the OR gate G15, the output from the AND gate where the output from the AND gates G11-G14 was inputted, and the amendment data which become yes among amendment data ta-td were inputted turns into an output of the OR gate G15. And the data signal outputted from a latch circuit 12 is sent out to current amplification circuit 16a through the AND gate G7 according to the internal strobe signals STB1-STB4 chosen by amendment data ta-td.

[0118] Thus, actuation of the optical print head in which the control circuit 6 and the objects ICa1-ICa26 for actuation which are constituted were prepared is explained with reference to drawing 7 , drawing 11 , and drawing 12 . Drawing 11 is a timing chart which shows actuation of a control circuit, and drawing 12 is a timing chart which shows actuation of IC for actuation.

[0119] First, actuation of a control circuit 6 is explained with reference to the timing chart of drawing 11 . When it acts as powering on of amendment data da-de obtained like the 1st operation gestalt, reading appearance of it is carried out from memory 5 by the control circuit of the body of a printer, or the control circuit 6 in a print head, and it is stored in Y location amendment data store circuit 23 through a shift register 21, for example. Thus, if the amendment data stored in memory 5 are written in, first, a setpoint signal SET will become yes from a low, and the writing to Y location amendment data store circuit 23 will be forbidden.

[0120] And the data signal for one line (4992 bits) is given one by one every 4 bits, and this is incorporated by the shift register 21 of a control circuit 6 synchronizing with Clock CLK. When this clock CLK is inputted 1248 times, the data signal of the 1st line is stored in a shift register 21. Thus, if the data signal of the 1st line is stored in a shift register 21, Clock CLK will stop and the high load signal LOAD will be given.

[0121] If this load signal LOAD is given, the data signal of the 1st line stored in the shift register 21 will be written in latch circuit 22a. The data signal written in this latch circuit 22a is inputted into a shift register 25 through the AND gate G1 and the OR gate G6 where the amendment data da are given. Therefore, the data signal given to the light-emitting part of the location (near a criteria location) where the amendment data da were given among the data signals of the 1st line stored in latch circuit 22a is inputted into a shift register 25 from latch circuit 22a.

[0122] And again, after making the load signal LOAD into a low, if the input of the clock CLK of 1248 batches is started, the data signal given to the light-emitting part near [which was stored in the shift register 25 / of the 1st line] a criteria location will be outputted to the data input terminals SI0-SI3 of ICa26 for actuation from the data output terminals SO0-SO3 every 4 bits. Therefore, the 1-192nd, the 193-384th, --, the 4801-4992nd data signals are stored in the shift register 11 for [ICa1 ICa2, --, ICa26] actuation among the selected data signals of the 1st line, respectively. Moreover, the data signal of the 2nd line is given to a shift register 21 at this time.

[0123] And again, by giving the high load signal LOAD, while writing the data signal of the 1st line stored in latch circuit 22a in latch circuit 22b, the data signal of the 2nd line stored in the shift register 11 is written in latch circuit 22a. The data signal of the 1st line with which the data signal of the 2nd line written in latch circuit 22a was written in latch circuit 22b through the AND gate G1 and the OR gate G6 where the amendment data da are given is inputted into a shift register 25 through the AND gate G2 and the OR gate G6 where the amendment data db are given, respectively.

[0124] Therefore, the data signal given to the light-emitting part which exists in the location [location / of the 1st line / the light-emitting part which exists near / of the 2nd line / a criteria location, and / criteria] shifted one line is stored in a shift register 25. The data signal stored in this shift register 25 is outputted to the data input terminals SI0-SI3 of ICa26 for actuation from the data output terminals SO0-SO3 every 4 bits, when Clock

CLK is given again.

[0125] Then, the data signal of the 3rd line, the 2nd line, and the 1st line is first stored in each of latch circuits 22a, 22b, and 22c by repeating the actuation with Clock CLK and the respectively above-mentioned load signal LOAD. And the data signal given to the light-emitting part of the location shifted the abbreviation for one line and each light-emitting part which exists near [of the 3rd line] a criteria location is stored in a shift register 25 from the criteria location of the 1st line from the light-emitting part of the location shifted the abbreviation for two lines, and the criteria location of the 2nd line.

[0126] Next, when the data signal stored in the shift register 25 is outputted to the data input terminals SI0-SI3 of ICa26 for actuation from the data output terminals SO0-SO3, the data signal of the 4th line, the 3rd line, the 2nd line, and the 1st line is stored in latch circuits [22a 22b, 22c, and 22d] each. And the data signal given to the light-emitting part of the location shifted the abbreviation for one line and each light-emitting part which exists near [of the 4th line] a criteria location is stored in a shift register 25 from the light-emitting part of the location shifted the abbreviation for two lines, and the criteria location of the 3rd line from the light-emitting part of the location shifted the abbreviation for three lines from the criteria location of the 1st line, and the criteria location of the 2nd line.

[0127] Next, when the data signal stored in the shift register 25 is outputted to the data input terminals SI0-SI3 of ICa26 for actuation from the data output terminals SO0-SO3, the data signal of the 5th line, the 4th line, the 3rd line, the 2nd line, and the 1st line is stored in each of latch circuits 12a, 12b, 12c, 12d, and 12e. And the data signal given to the light-emitting part of the location shifted the abbreviation for one line and each light-emitting part which exist near [of the 5th line] a criteria location is stored in a shift register 25 from the light-emitting part of the location shifted the abbreviation for two lines, and the criteria location of the 4th line from the light-emitting part of location shifted the abbreviation for three lines from the light-emitting part of the location shifted the abbreviation for four lines from the criteria location of 1st line, and the criteria location of 2nd line, and the criteria location of the 3rd line.

[0128] In a control circuit 6, the data signal with which Y deflection amendment for a part for every line based on amendment data da-de was carried out to actuation ICa1-a26 will be given by repeating such actuation. Namely, when there is a gap of a Y location like drawing 7 (a) and the data signal of the 1st line given to light-emitting part #8 is outputted from the shift register 25 of a control circuit 6 in light-emitting part #1-#17, Light-emitting part #5-#7, #9, the data signal of the 2nd line given to #10, Both light-emitting part #3, #4, #11, the data signal of the 3rd line given to #12, light-emitting part #1, #2, #13, the data signal of the 4th line given to #14, and the data signal of the 5th line given to light-emitting part #15-#17 are outputted. Therefore, when light-emitting part #1-#17 are made to turn on using the data signal outputted from this control circuit 6, Y deflection amendment accomplishes like drawing 7 (c).

[0129] Next, actuation for [ICa1-a26] actuation is explained with reference to the timing chart of drawing 12 . When it acts as powering on of amendment data ta-td obtained like the 1st operation gestalt, reading appearance of it is carried out from memory 5 by the control circuit of the body of a printer, or the control circuit 6 in a print head, and it is stored in Y location amendment data store circuit 13 through a shift register 11, for example. Thus, if the amendment data stored in memory 5 are written in, first, a setpoint signal SET will become yes from a low, and the writing to Y location amendment data store circuit 13 will be forbidden.

[0130] And the data signal for one line (4992 bits) is given to the data input terminals SI0-SI3 of ICa26 for actuation located in an edge one by one every 4 bits, and this is incorporated by the shift register 11 for [ICa1-ICa26] actuation synchronizing with Clock CLK. And when the 1248th clock CLK is inputted, the 1-192nd, the 193-384th, --, the 4801-4992nd data signals are stored in the shift register 11 for [ICa1, ICa2, --, ICa26] actuation among the data signals chosen from five continuous lines, respectively. Thus, if the data signal chosen from five continuous lines is stored in the shift register 11 for [ICa1-ICa26] actuation, Clock CLK will stop and the high load signal LOAD will be given.

[0131] If this load signal LOAD is given, in the objects ICa1-ICa26 for actuation, the data signal stored in the shift register 11 will be written in a latch circuit 12. The data signal written in this latch circuit 12 is inputted into the AND gate G7. And again, after making the load signal LOAD into a low, while starting the input of Clock CLK, the external strobe signal (reversal STB) used as a low pulse signal is given 4 times. At this time, as drawing 5 explained, the internal strobe signals STB1-STB4 are outputted in order of [control circuit / 18 / strobe] STB1, STB2, STB3, and STB4.

[0132] Therefore, since internal strobe signal STB1 is first given to the AND gate G7 through the AND gate

G11 and the OR gate G15 where the amendment data ta are given, the data signal given to the light-emitting part which exists near the criteria location of each line is given to the drive circuit 16. Next, since internal strobe signal STB2 is given to the AND gate G7 through the AND gate G12 and the OR gate G15 where the amendment data tb are given, the data signal given to the light-emitting part which exists in the location [location / of each line / criteria] L Shifted (1/4) is given to the drive circuit 16.

[0133] Next, since internal strobe signal STB3 is given to the AND gate G7 through the AND gate G13 and the OR gate G15 where the amendment data tc are given, the data signal given to the light-emitting part which exists in the location [location / of each line / criteria] L Shifted (1/2) is given to the drive circuit 16. Since internal strobe signal STB4 is finally given to the AND gate G7 through the AND gate G14 and the OR gate G15 where the amendment data td are given, the data signal given to the light-emitting part which exists in the location [location / of each line / criteria] L Shifted (3/4) is given to the drive circuit 16. Furthermore, synchronizing with Clock CLK, the data signal outputted to the shift register 11 of ICa for actuation from a control circuit 6 next is incorporated at this time.

[0134] such actuation is repeated in the objects ICa1-a26 for actuation -- Y deflection amendment for every field of each line -- carrying out -- each -- luminescence actuation of light-emitting part #1-#4992 is controllable.

[0135] Namely, if the data signal of the 1st line given to light-emitting part #8 is given from a control circuit 6 and stored in a latch circuit 12 when the data signal given to light-emitting part #1-#17 like drawing 7 (a) is amended in a control circuit 6 First, when internal strobe signal STB1 is outputted from the strobe control circuit 18, light-emitting part #8 -- the data signal of the 1st line -- light-emitting part #5 and #10 -- the data signal of the 2nd line -- light-emitting part # -- the data signal of the 4th line is given to light-emitting part #1 and #14, and the data signal of the 5th line is given to 3 and #12 for the data signal of the 3rd line light-emitting part #17, respectively.

[0136] Next, when internal strobe signal STB2 is outputted from the strobe control circuit 18, the data signal of the 2nd line is given to light-emitting part #6, and the data signal of the 5th line is given to light-emitting part #16, respectively. Next, when internal strobe signal STB3 is outputted from the strobe control circuit 18, the data signal of the 3rd line is given to light-emitting part #4 and #11, and the data signal of the 4th line is given to light-emitting part #9 for the data signal of the 2nd line light-emitting part #2 and #13, respectively. Finally, when internal strobe signal STB4 is outputted from the strobe control circuit 18, the data signal of the 2nd line is given to light-emitting part #7, and the data signal of the 5th line is given to light-emitting part #15, respectively.

[0137] Therefore, when light-emitting part #1-#17 are made to turn on by ICa for actuation using the data signal which Y deflection amendment constituted like drawing 7 (c) by this control circuit 6, still highly precise Y deflection amendment accomplishes like drawing 7 (e). Moreover, by performing Y deflection amendment for every line in a control circuit, since the circuitry of ICa for actuation is simplified, ICa for actuation can be miniaturized compared with the 1st operation gestalt.

[0138] In addition, in the 1st and 2nd operation gestalten, although the number of fields which amends Y location for the number of lines to which 192 and Y location amend the number of the output terminals of 4992 and IC for actuation for the number of light-emitting parts between 5 and each line was set to 4, it does not limit about each quantity.

[0139] Moreover, it is necessary to make it change according to a paper feed rate or the flash speed of a light emitting device about the number of lines and the number of fields which Y location amends. Moreover, two or more sets of different amendment data according to a paper feed rate or the flash speed of a light emitting device are stored in memory, the group of amendment data suitable at the time of modification of printing speed etc. is read, and you may make it transmit to IC for actuation.

[0140] Moreover, the internal strobe signals STB1-STB4 are made into short signal width of face so that the each may not lap in time, but they can be made into long signal width of face so that the strobe signals STB1-STB4 which adjoin at least may have a lap. the configuration which sets a time delay as arbitration while predetermined period delay is carried out and the strobe control signal generating circuit 14 outputs the internal strobe signals STB1-STB4, in order to lengthen signal width of face -- it can carry out -- the circuit for it -- internal organs -- or it can be made attached By doing in this way, luminescence time amount can be lengthened, exposure energy can be increased, and it becomes useful raising printing speed. Moreover, it becomes useful also when raising printing precision.

[0141] moreover, the thing by which this invention is restricted to this although burning timing shall be changeable for every light-emitting part -- it is not -- two or more light-emitting part group units of every -- or you may enable it to change burning timing for every IC unit for actuation Thus, by burning timing being changed for two or more light-emitting part groups of every, the circuitry of IC for actuation can be made simple.

[0142] Moreover, in order to make the quantity of light of each light-emitting part into homogeneity in addition to Y location amendment data store circuit, the quantity of light amendment data store circuit where the quantity of light amendment data for which it asked beforehand are stored may be prepared in IC for actuation. When S-bit amendment data are stored in a quantity of light amendment data store circuit for every light-emitting part at this time, in IC for actuation, by forming S current amplifiers which carry out a current supply source to an output terminal for every output terminal for supplying a current to each light-emitting part, S current amplifiers can be operated according to S-bit amendment data, and quantity of light amendment can be performed.

[0143] Moreover, although considered as the optical print head to which one light-emitting part was connected to the output terminal of IC for actuation For example, as shown in JP,6-163980,A, JP,10-226102,A, etc., while the end divides into m group by making into one group n light-emitting parts connected to a common electrode You may enable it to perform time-sharing actuation by the thing which connects the other end of m light-emitting parts of a different group to an individual electrode and by which the output terminal of IC for actuation is connected to a common electrode, and considering as two kinds, although it connects with an individual electrode.

[0144] Moreover, when it constitutes a data signal from two or more bits, the configuration of a shift register, a latch circuit, etc. can also be changed according to it, for example, a shift register can also consist of memory of an addressing system.

[0145]

[Effect of the Invention] According to the IC for actuation of this invention, according to an image formation location gap of two or more light-emitting parts of the light emitting device prepared in the optical print head, the burning timing of each light-emitting part can be changed as mentioned above. And the linearity can be improved in case the optical print head in which such an IC for actuation was prepared prints. Therefore, little color printing of a color gap can be obtained in the printer of the color tandem system equipped with two or more optical print heads of this invention. Furthermore, the strobe signal generated to different timing is generated for every printing line period, and the burning timing of each light-emitting part is synchronized with each strobe signal according to an image formation location gap of a light-emitting part. Therefore, it becomes possible to tune the linearity finely, and highly precise amendment can be performed.

[0146] Moreover, in order to improve linearity, mechanical adjustment like before and optical adjustment become almost unnecessary. Therefore, since it becomes good by quality judging rough about each part articles, such as a lens and a light emitting device, while the number of erectors is reduced substantially, the printer by which an optical print head and this were prepared can be made cheap by quality improvement.

[Translation done.]

* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The exterior side Fig. of an optical print head.

[Drawing 2] The block diagram showing the internal configuration of the optical print head of this invention.

[Drawing 3] The block diagram showing the internal configuration of IC for actuation prepared in the optical print head of this invention.

[Drawing 4] The block circuit diagram showing the internal configuration of IC for actuation prepared in the optical print head of the 1st operation gestalt.

[Drawing 5] The timing chart which shows actuation of a strobe control circuit.

[Drawing 6] The block circuit diagram showing the internal configuration of a strobe control circuit.

[Drawing 7] Drawing showing the image formation location of a light-emitting part, and the relation of the printing image after Y location amendment.

[Drawing 8] The timing chart which shows actuation of IC for actuation of drawing 4.

[Drawing 9] The block circuit diagram showing the important section configuration of the control circuit prepared in the optical print head of the 2nd operation gestalt.

[Drawing 10] The block circuit diagram showing the internal configuration of IC for actuation prepared in the optical print head of the 2nd operation gestalt.

[Drawing 11] The timing chart which shows actuation of the control circuit of drawing 9.

[Drawing 12] The timing chart which shows actuation of IC for actuation of drawing 10.

[Drawing 13] The block diagram showing the internal configuration of the conventional IC for actuation.

[Drawing 14] The block diagram showing the internal configuration of the conventional optical print head.

[Drawing 15] The timing chart which shows actuation of the conventional optical print head.

[Drawing 16] Drawing showing a gap of Y location after printing by the conventional optical print head.

[Drawing 17] Drawing showing a gap of Y location after printing by the conventional optical print head.

[Description of Notations]

1 Light Emitting Device

2 SLA

3 Lens Holder

4a, 4b Gage pin

5 Memory

6 Control Circuit

a1-a26 IC for actuation

[Translation done.]